

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-223157

(43)Date of publication of application : 17.08.2001

(51)Int.Cl.

H01L 21/027
G03F 7/20
G03F 7/207
G03F 7/22

(21)Application number : 2000-305411 (71)Applicant : CANON INC

(22)Date of filing : 04.10.2000 (72)Inventor : TAKEISHI HIROAKI

(30)Priority

Priority number : 11340779 Priority date : 30.11.1999 Priority country : JP

(54) PROJECTION ALIGNER, PROJECTION ALIGNING METHOD AND METHOD OF FABRICATING SEMICONDUCTOR DEVICE

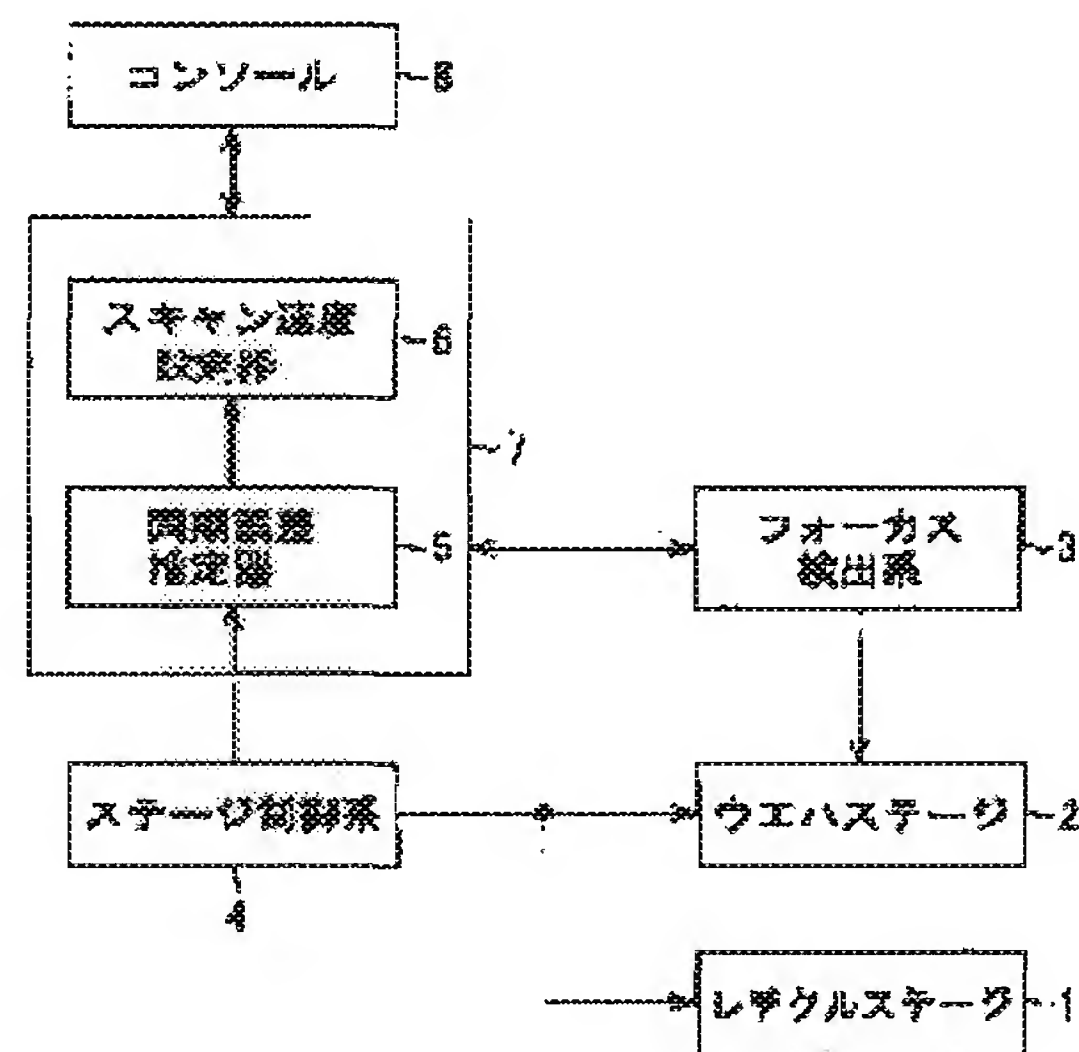
(57)Abstract:

PROBLEM TO BE SOLVED: To realize the aligning in the excellent yield by enabling the setting of optimum scanning speed for the fabrication process condition such as wafer flatness and ensuring compatibility of high level aligning performance and productivity.

SOLUTION: Prior to actual aligning, a focus leveling orbit of the wafer surface is obtained to estimate relative positional error between a reticle stage and wafer stage 2 when such orbit is used. Moreover, after the expected value of moving average/moving standard deviation of synchronization error is

respectively calculated for a plurality of the

representative scanning speeds with a scanning speed calculating means 6, the maximum scanning speed satisfying a threshold value of synchronization error depending on the process is obtained for each shot, exposure depending on such scanning speed is set again, thereby displaying the scanning speed of every one shot preset actually to a console 8.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] In the projection aligner which exposes and imprints the predetermined pattern drawn by the substrate side to a wafer side the 1st drive which holds said substrate and is scanned along a scanning direction, and the 2nd drive which holds said wafer and is scanned along a scanning direction -- ** -- Carry out the scan drive of said 1st and 2nd drives, and the expected value of the relative-position deflection of said 1st drive and said 2nd drive is computed based on said wafer side configuration. The projection aligner characterized by having the controller which sets the scan speed of said 1st and 2nd drives at the time of scan exposure as adjustable for every one exposure with said expected value.

[Claim 2] In the projection aligner which exposes and imprints the predetermined pattern drawn by the substrate side to a wafer side The 1st drive which holds said substrate and is scanned along a scanning direction, and the 2nd drive which holds said wafer and is scanned along a scanning direction, Carry out the scan drive of said 1st and 2nd drives, and the expected value of the relative-position deflection of said 1st drive and said 2nd drive is computed based on said wafer side configuration. The projection aligner characterized by having the controller which sets up automatically the scan speed of said 1st and 2nd drives at the time of scan exposure for every one exposure with said expected value.

[Claim 3] Said wafer side configuration is a projection aligner according to claim 1 or 2 characterized by being what measured by the scan drive of said 1st and 2nd drives before actual exposure.

[Claim 4] A projection aligner given in any 1 term of claims 1-3 characterized by performing the focus and leveling measurement to said wafer side configuration, and computing the expected value of said relative-position deflection using the measurement result concerned.

[Claim 5] It is the projection aligner according to claim 3 characterized by performing said scan drive before exposure every [said every one wafer and] two or more sheets.

[Claim 6] In the projection aligner which exposes and imprints the predetermined pattern drawn by the substrate side to a wafer side The 1st drive which holds said substrate and is scanned along a scanning direction, and the 2nd drive which holds said wafer and is scanned along a scanning direction,

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the projection aligner for mainly forming a semiconductor device, the projection exposure approach, and the manufacture approach of a semiconductor device.

[0002]

[Description of the Prior Art] After positioning conventionally the stage in which the wafer was carried in a flat surface as a projection aligner, the serial migration mold aligner (the so-called stepper) which repeats exposure was in use. However, in recent years, the substrate (reticle) which drew the circuit pattern, and the wafer were carried in the stage which corresponds, respectively with detailed-izing of a semiconductor circuit, the so-called scan (scan) aligner which exposes both sides while carrying out a synchronous scan has appeared, and the installation to a mass-production process has been activating. Thus, it is also a cause that the description peculiar to scanning exposure of a scanning aligner being able to take the large exposure field compared with a stepper, and tending to make contrast uniform as a reason a scanning aligner is gaining power instead of a stepper is becoming clear.

[0003] The outline configuration of a scanning aligner is shown in drawing 10 . As the light source 10, KrF excimer laser is used well. The exposure light from the light source 10 is fabricated in the illumination-light study system 11, and is irradiated on the substrate (reticle) 13 held on the reticle stage 12 through the slit whose width of face is about several mm. The light which furthermore passed along projection optics 14 reaches the wafer 16 held on the wafer stage 15. At this time, the bigger exposure field than slit width can be obtained by moving the wafer stage 15 and a reticle stage 12 to hard flow with constant speed. Making it moving to hard flow here is for projection optics 14 to reverse an image.

[0004] As for a reticle stage 12 and the wafer stage 15, the location of the advancing-side-by-side direction is measured by the precision using the laser length measuring machines 17 and 18. Moreover, about the direction of a vertical, the focal detection system 19 detects the relative distance of a wafer front face and the exposure image surface, and based on the obtained focal measurement value, the wafer stage 15 is driven so that a wafer front face may be made in agreement with the exposure image surface. Wafer 15 front face needs to be in agreement with the exposure image surface in the field irradiated through a slit, therefore the wafer stage 15 must be driven in a Z direction (focus) and the direction of a tilt (leveling). this -- one of the descriptions of a scanning aligner -- it is -- the inside of a chip -- texture -- warm focal leveling is possible -- etc. -- it has led to the advantage.

[0005]

[Problem(s) to be Solved by the Invention] In the scanning aligner, it is known that the horizontal relative-position error of the reticle stage 12 and the wafer stage 15 which carry out a synchronous scan, and the so-called synchronization error will be greatly concerned with the exposure engine performance. If it adds, the slit internal transmigration average of a synchronization error corresponds to a gap of the image exposed, i.e., distortion, and, similarly migration standard deviation corresponds to the contrast of an image. Therefore, if it is in the semi-conductor manufacture process that detailed-ization progresses, it is one big technical technical problem how

this synchronization error is made small.

[0006] On the other hand, although the focal leveling drive under scanning exposure is indispensable in a scanning aligner as mentioned above, a synchronization error is degraded on the contrary by these drives in many cases. since especially a leveling drive is performed with a scanning drive on the wafer stage 15 -- omega x a direction drive -- direction [of y], or omegay a direction drive -- the direction of X -- as -- it is easy to affect a synchronization error as other components. Although it cannot be overemphasized that a control compensator is designed so that the effect of other components may be reduced by making full use of various control techniques, the actual amount of focal leveling drives is difficult to depend for the profile irregularity of the wafer which should be exposed, or a wafer on the display flatness of the wafer chuck which carries out adsorption maintenance greatly, and to cover all only by the control technique.

[0007] Even if especially the display flatness of a wafer has a difference with a semi-conductor manufacture process or production lot and it uses the same aligner, it is very difficult to manage so that a synchronization error may become below constant value.

[0008] Moreover, although the productivity in a scanning aligner is raised so that it enlarges scan speed, the locus of leveling which should be driven within 1 chip will have a high frequency as this result. Generally, by actuator control systems, such as a stage, the flattery engine performance cannot but deteriorate as a frequency becomes high, and the effect on other components also cannot but become large at coincidence. Therefore, even if it is the case where scan-speed size, then the wafer of the same display flatness are used, synchronous precision will deteriorate.

[0009] thus, scan speed -- a synchronization error -- although it had big effect on the exposure engine performance through the index, it usually comes out to be set up from factors, such as resist sensibility and light exposure, scan speed has it, and the synchronization error had become the engine performance which comes to come out so to speak. For this reason, a setup of semi-conductor manufacture process conditions took time amount, and it had become the factor which degrades the yield according to the difference of the profile irregularity of a wafer.

[0010] Then, this invention makes it possible to set up the optimal scan speed to manufacture process conditions, such as wafer display flatness, and aims at offering the projection aligner and the projection exposure approach of reconciling the exposure engine performance and productivity on high level, and realizing good exposure of the yield, and the manufacture approach of a semiconductor device.

[0011] Furthermore, in addition to said purpose, by setting the optimal scan speed as adjustable for every one exposure, this invention inhibits the throughput of equipment, i.e., the fall of a throughput, makes it possible to raise both the image engine performance and productivity, and aims at offering the projection aligner and the projection exposure approach of realizing the high yield, and the manufacture approach of a semiconductor device.

[0012]

[Means for Solving the Problem] The 1st drive which the projection aligner of this invention exposes and imprints the predetermined pattern drawn by the substrate side to a wafer side, holds said substrate, and is scanned along a scanning direction, Hold said wafer and it has the 2nd drive scanned along a scanning direction. Carry out the scan drive of said 1st and 2nd drives, and the expected value of the relative-position deflection of said 1st drive and said 2nd drive is computed based on said wafer side configuration. It is characterized by setting the scan speed of said 1st and 2nd drives at the time of scan exposure as adjustable for every one exposure with said expected value.

[0013] The 1st drive which the projection aligner of this invention exposes and imprints the predetermined pattern drawn by the substrate side to a wafer side, holds said substrate, and is scanned along a scanning direction, Hold said wafer and it has the 2nd drive scanned along a scanning direction. Carry out the scan drive of said 1st and 2nd drives, and the expected value of the relative-position deflection of said 1st drive and said 2nd drive is computed based on said wafer side configuration. It is characterized by setting up automatically the scan speed of said 1st and 2nd drives at the time of scan exposure for every one exposure with said expected value.

[0014] Said wafer side configuration is measured by the scan drive of said 1st and 2nd drives before actual exposure in one mode of the projection aligner of this invention.

[0015] In one mode of the projection aligner of this invention, the focus and leveling measurement to said wafer side configuration are performed, and the expected value of said relative-position deflection is computed using the measurement result concerned.

[0016] In one mode of the projection aligner of this invention, said scan drive before exposure is performed every [said every one wafer and] two or more sheets.

[0017] The 1st drive which the projection aligner of this invention exposes and imprints the predetermined pattern drawn by the substrate side to a wafer side, holds said substrate, and is scanned along a scanning direction, The 2nd drive which holds said wafer and is scanned along a scanning direction, The error estimation machine which carries out the scan drive of said 1st and 2nd drives, and computes the expected value of the relative-position deflection of said 1st drive and said 2nd drive based on said wafer side configuration, It has the scan speed setter which sets the scan speed of said 1st and 2nd drives at the time of scan exposure as adjustable for every one exposure with said expected value.

[0018] The 1st drive which the projection aligner of this invention exposes and imprints the predetermined pattern drawn by the substrate side to a wafer side, holds said substrate, and is scanned along a scanning direction, The 2nd drive which holds said wafer and is scanned along a scanning direction, The error estimation machine which carries out the scan drive of said 1st and 2nd drives, and computes the expected value of the relative-position deflection of said 1st drive and said 2nd drive based on said wafer side configuration, It is characterized by having the scan speed setter which sets up automatically the scan speed of said 1st and 2nd drives at the time of scan exposure for every one exposure with said expected value.

[0019] Said wafer side configuration is measured by the scan drive of said 1st and 2nd drives before actual exposure in one mode of the projection aligner of this invention.

[0020] In one mode of the projection aligner of this invention, said error estimation machine performs the focus and leveling measurement to said wafer side configuration, and computes the expected value of said relative-position deflection using the measurement result concerned.

[0021] In one mode of the projection aligner of this invention, said scan drive before exposure is performed every [said every one wafer and] two or more sheets.

[0022] The 1st drive which the projection exposure approach of this invention is the technique of exposing and imprinting the predetermined pattern drawn by the substrate side to a wafer side, holds said substrate, and is scanned along a scanning direction, The 2nd drive which holds said wafer and is scanned along a scanning direction is faced carrying out drive control. Carry out the scan drive of said 1st and 2nd drives, and the expected value of the relative-position deflection of said 1st drive and said 2nd drive is computed based on said wafer side configuration. It is characterized by setting the scan speed of said 1st and 2nd drives at the time of scan exposure as adjustable for every one exposure with said expected value.

[0023] The 1st drive which the projection exposure approach of this invention is the technique of exposing and imprinting the predetermined pattern drawn by the substrate side to a wafer side, holds said substrate, and is scanned along a scanning direction, The 2nd drive which holds said wafer and is scanned along a scanning direction is faced carrying out drive control. Carry out the scan drive of said 1st and 2nd drives, and the expected value of the relative-position deflection of said 1st drive and said 2nd drive is computed based on said wafer side configuration. It is characterized by setting up automatically the scan speed of said 1st and 2nd drives at the time of scan exposure for every one exposure with said expected value.

[0024] In one mode of the projection exposure approach of this invention, said wafer side configuration is measured by the scan drive of said 1st and 2nd drives before actual exposure.

[0025] In one mode of the projection exposure approach of this invention, the focus and leveling measurement to said wafer side configuration are performed, and the expected value of said relative-position deflection is computed using the measurement result concerned.

[0026] In one mode of the projection exposure approach of this invention, said scan drive before exposure is performed every [said every one wafer and] two or more sheets.

[0027] The 1st drive which the projection exposure approach of this invention is the technique of exposing and imprinting the predetermined pattern drawn by the substrate side to a wafer side, holds said substrate, and is scanned along a scanning direction, The 2nd drive which holds said wafer and

is scanned along a scanning direction is faced carrying out drive control. The process which carries out the scan drive of said 1st and 2nd drives, and computes the expected value of the relative-position deflection of said 1st drive and said 2nd drive based on said wafer side configuration, It is characterized by having the process which sets the scan speed of said 1st and 2nd drives at the time of scan exposure as adjustable for every one exposure with said expected value.

[0028] The 1st drive which the projection exposure approach of this invention is the technique of exposing and imprinting the predetermined pattern drawn by the substrate side to a wafer side, holds said substrate, and is scanned along a scanning direction, The 2nd drive which holds said wafer and is scanned along a scanning direction is faced carrying out drive control. The process which carries out the scan drive of said 1st and 2nd drives, and computes the expected value of the relative-position deflection of said 1st drive and said 2nd drive based on said wafer side configuration, It is characterized by having the process which sets up automatically the scan speed of said 1st and 2nd drives at the time of scan exposure for every one exposure with said expected value.

[0029] In one mode of the projection exposure approach of this invention, a scan speed is set up based on the comparison with said expected value in each exposure, and the synchronization error acquired by actual exposure in the process which sets up said scan speed automatically for every one exposure.

[0030] In one mode of the projection exposure approach of this invention, said wafer side configuration is measured by the scan drive of said 1st and 2nd drives before actual exposure.

[0031] In one mode of the projection exposure approach of this invention, the focus and leveling measurement to said wafer side configuration are performed, and the expected value of said relative-position deflection is computed using the measurement result concerned.

[0032] In one mode of the projection exposure approach of this invention, said scan drive before exposure is performed every [said every one wafer and] two or more sheets.

[0033] The 1st drive which the projection aligner of this invention exposes and imprints the predetermined pattern drawn by the substrate side to a wafer side, holds said substrate, and is scanned along a scanning direction, Said wafer is held, it has the 2nd drive scanned along a scanning direction, the scan drive of said 1st and 2nd drives is carried out before scan exposure, and it is characterized by using the measurement result and predicting the relative-position deflection of said 1st drive at the time of scan exposure, and said 2nd drive.

[0034] The projection aligner of this invention sets like 1 voice, and scan control of said 1st and 2nd drives is performed based on the prediction result of said relative-position deflection.

[0035] The projection aligner of this invention sets like 1 voice, said scan drive performs a focus and leveling measurement, and said relative-position deflection is predicted using the measurement result concerned.

[0036] The projection aligner of this invention sets like 1 voice, and said scan drive is performed every [said every one wafer and] two or more sheets.

[0037] The 1st drive which the projection aligner of this invention exposes and imprints the predetermined pattern drawn by the substrate side to a wafer side, holds said substrate, and is scanned along a scanning direction, The 2nd drive which holds said wafer and is scanned along a scanning direction, The error estimation machine which carries out the scan drive of said 1st and 2nd drives before scan exposure, uses the measurement result, and presumes the relative-position error of said 1st drive at the time of scan exposure, and said 2nd drive, It is characterized by having a scan speed calculation means to compute the deflection of said relative-position error presumed with said error estimation vessel corresponding to each predetermined scan speed.

[0038] One mode of the projection aligner of this invention performs scan control of said 1st and 2nd drives based on said deflection computed by said scan speed calculation means corresponding to said each scan speed and it.

[0039] One mode of the projection aligner of this invention chooses the scan speed optimal [from] among said each scan speed by which said deflection was computed, and performs scan control of said 1st and 2nd drives based on the scan speed concerned.

[0040] The projection aligner of this invention sets like 1 voice, and said error estimation machine performs a focus and leveling measurement by said scan drive, and predicts said relative-position error using the measurement result concerned.

[0041] The projection aligner of this invention sets like 1 voice, and said scan drive with said error estimation machine is performed every [said every one wafer and] two or more sheets.

[0042] The 1st drive which the projection exposure approach of this invention is the approach of exposing and imprinting the predetermined pattern drawn by the substrate side to a wafer side, holds said substrate, and is scanned along a scanning direction, The 2nd drive which holds said wafer and is scanned along a scanning direction is faced carrying out drive control. The scan drive of said 1st and 2nd drives is carried out before scan exposure, and it is characterized by using the measurement result and predicting the relative-position deflection of said 1st drive at the time of scan exposure, and said 2nd drive.

[0043] One mode of the projection exposure approach of this invention performs scan control of said 1st and 2nd drives based on the prediction result of said relative-position deflection.

[0044] One mode of the projection exposure approach of this invention performs a focus and leveling measurement by said scan drive, and predicts said relative-position deflection using the measurement result concerned.

[0045] The projection exposure approach of this invention sets like 1 voice, and said scan drive is performed every [said every one wafer and] two or more sheets.

[0046] The 1st drive which the projection exposure approach of this invention is the approach of exposing and imprinting the predetermined pattern drawn by the substrate side to a wafer side, holds said substrate, and is scanned along a scanning direction, The 2nd drive which holds said wafer and is scanned along a scanning direction is faced carrying out drive control. The process which carries out the scan drive of said 1st and 2nd drives before scan exposure, uses the measurement result, and presumes the relative-position error of said 1st drive at the time of scan exposure, and said 2nd drive, It is characterized by having the process which computes the deflection of said relative-position error presumed with said error estimation vessel corresponding to each predetermined scan speed.

[0047] One mode of the projection exposure approach of this invention performs scan control of said 1st and 2nd drives based on said deflection computed corresponding to said each scan speed and it.

[0048] One mode of the projection exposure approach of this invention chooses the scan speed optimal [from] among said each scan speed by which said deflection was computed, and performs scan control of said 1st and 2nd drives based on the scan speed concerned.

[0049] One mode of the projection exposure approach of this invention performs a focus and leveling measurement by said scan drive, and predicts said relative-position error using the measurement result concerned.

[0050] The projection exposure approach of this invention sets like 1 voice, and said scan drive is performed every [said every one wafer and] two or more sheets.

[0051] The manufacture approach of the semiconductor device of this invention is characterized by having the step which applies sensitive material to a wafer side, the step which exposes a predetermined pattern according to each process of said projection exposure approach to said wafer side where said sensitive material was applied, and the step which develops said sensitive material with which exposure of said predetermined pattern was performed.

[0052] The storage of this invention is stored possible [computer reading of the program for performing each process of said projection exposure approach].

[0053] The storage of this invention is stored possible [computer reading of the program for performing each step of the manufacture approach of said semiconductor device].

[0054]

[Function] In addition to parameters, such as resist sensibility and light exposure, in the projection aligner of this invention, a scan speed is specified by making relative-position deflection of the 1st drive and the 2nd drive into a constraint. By this, synchronous precision of the 1st drive and the 2nd drive is set to one of the decision criteria of the scan speed chosen, and becomes possible [choosing the optimal scan speed corresponding to the exposure process concerned], and the maximum productivity can be acquired while maintaining the exposure engine performance excellently.

[0055] Furthermore, in the projection aligner of this invention, by specifying said scan speed to adjustable (automatic) for every one exposure, the respectively optimal scan speed can be set up for every exposure, and it becomes possible to obtain the greatest throughput corresponding to the conditions given with an expected synchronous precision.

[0056]

[Embodiment of the Invention] It explains to a detail, referring to a drawing hereafter about many operation gestalten which applied this invention.

[0057] (1st operation gestalt) Drawing 1 is the block diagram showing the outline configuration of the scanning aligner of the 1st operation gestalt by this invention. In drawing 1, 1 is a reticle stage as the 2nd drive, 2 is a wafer stage as the 1st drive, and both do a synchronous scan. 3 is a focal detection system and carries out multipoint measurement of the relative distance of the wafer front face and the image surface to scan within a chip. 4 is a stage control system which manages control of a reticle stage 1 and the wafer stage 2, and the synchronous control section is also contained in this. 5 is a synchronous error estimation machine and 6 is a scanning speed setter. With the system controller 7 containing the synchronous error estimation machine 5 and the scanning speed setter 6, scan speed, other exposure conditions, etc. are set up, and a console 8 takes charge of a user interface with an operator.

[0058] Hereafter, according to the flow chart of drawing 2, the scanning exposure approach is explained with the function of the scanning aligner of this operation gestalt.

[0059] Steps S1-S5: Perform scanning actuation at all the shots on a wafer in advance of real exposure. Here, a focal drive is not performed, but only focal measurement is performed, and two or more focal measurement values in a point are obtained in a shot. At this time, it asks for synchronous precision, and also its moving average and migration standard deviation from the relative-position error of a wafer stage and a reticle stage.

[0060] Step S6-S8: The wafer side configuration in a shot is searched for from the focal measurement value obtained in S1-S5. A wafer side configuration can be searched for still more correctly by removing the already exposed resist level difference using the technique currently indicated at this time, for example, JP,09-045608,A.

[0061] Then, the focal leveling orbit over this configuration is searched for from the wafer side configuration acquired at step S6.

[0062] Step S9, S10: With the synchronous error estimation vessel 5, presume the relative-position error of the reticle stage at the time of using the drive orbit acquired at step S7, and the wafer stage 2, and calculate the expected value of the moving average and migration standard deviation of a synchronization error from typical scan-speed two or more passages, respectively further.

[0063] Step S11: In the console 8, the threshold of the synchronization error corresponding to a process is given beforehand. Each the exposure (shot) of every is asked for the maximum scan speed which fills this threshold with the scanning speed setter 6, and the light exposure according to it etc. is reset.

[0064] Step S12: Start scanning exposure actuation on the conditions set up at step S11. The scan speed in every actually set-up shot is displayed on a console 8.

[0065] Sample shot scan actuation in steps S1-S5 may be performed for every wafer, and it can be freely set once etc. as two or more wafers for every 1 time or lot.

[0066] Step S9- S11 is further explained to a detail. The effect on the so-called other components like effect in the advancing-side-by-side direction when carrying out the tilt drive of the stage generally can be specified as the transfer characteristics from the excitation input when exciting in the direction of a tilt to the system deviation of the advancing-side-by-side direction, i.e., frequency-characteristics $G(s)$. Furthermore, this property usually shows low-pass differential and a quantity region integral property as shown in drawing 3. Frequency characteristics are peculiar to a stage unit, and it is possible to ask with a very sufficient precision by frequency analysis count according to an FFT analyzer or it. Therefore, this property is searched for beforehand and it can calculate correctly according to the sequence of the block diagram shown in drawing 4, the output, i.e., advancing-side-by-side direction system deviation, at the time of inputting the focal leveling orbit for which this was asked at step S7. A focal leveling orbit is prescribed by the shape of wafer surface type, and the configuration is always an analog only by the time-axis changing in proportion to scan speed to each scan speed, since it is the same. Therefore, the system deviation in each scan speed can be searched for by the repeat of the same procedure. Although the case where a tilt drive was carried out was described here, it cannot be overemphasized that it asks in a procedure with the same said of the case where a focal drive is carried out. If the expected value of the system deviation when

carrying out a focal leveling drive is acquired, the expected value of the synchronous precision in the time of real exposure can be calculated by considering as a part which deteriorates to the synchronization error in the condition acquired at steps S1-S5 that there is no focal leveling drive.

[0067] Consequently, it becomes possible to expect the synchronization error over each scan speed correctly. In step S11, since an adjustable setup of the maximum scan speed which fills the set-up synchronous precision threshold can be carried out for every shot, the greatest throughput corresponding to the given conditions can be obtained.

[0068] If this situation is illustrated, it will become like drawing 5. Thus, the synchronization error acquired to scan speed shows a monotone upward tendency. Therefore, if the threshold of the synchronous precision needed in a semi-conductor manufacture process is set up, the greatest scan-speed V which fills this can be chosen.

[0069] As explained above, according to the scanning aligner of the 1st operation gestalt, it can make it possible to set up the optimal scan speed to manufacture process conditions, such as wafer display flatness, the exposure engine performance and productivity can be reconciled on high level, and good exposure of the yield can be realized.

[0070] Furthermore, according to this operation gestalt, by setting the optimal scan speed as adjustable for every one exposure, the throughput of equipment, i.e., the fall of a throughput, can be inhibited, it can make it possible to raise both the image engine performance and productivity, and the high yield can be realized.

[0071] Next, an example using the projection aligner explained using drawing 2 of the manufacture approach of a semiconductor device (semiconductor device) is explained.

[0072] Drawing 6 shows the flow of the production process of semiconductor devices (semiconductor chips, such as IC and LSI, or a liquid crystal panel, CCD, etc.). First, the circuit design of a semiconductor device is performed at step 1 (circuit design). The mask in which the designed circuit pattern was formed is manufactured at step 2 (mask manufacture). On the other hand, at step 3 (wafer manufacture), a wafer is manufactured using ingredients, such as silicon. Step 4 (wafer process) is called a last process, and forms an actual circuit on a wafer with a photolithography technique using the mask and wafer which were prepared like the above. The following step 5 (assembly) is called a back process, is a process semiconductor-chip-ized using the wafer produced by step 4, and includes processes, such as the Assen Puri process (dicing, bonding) and a PAKKE zinc process (chip enclosure). At step 6 (inspection), the check test of the semiconductor device produced at step 5 of operation, an endurance test, etc. are inspected. A semiconductor device is completed through such a process and this is shipped (step 7).

[0073] Drawing 7 shows the detailed flow of said wafer process. The front face of a wafer is oxidized at step 11 (oxidation). An insulator layer is formed in a wafer front face at step 12 (CVD). At step 13 (electrode formation), an electrode is formed by vacuum evaporation on a wafer. Ion is driven into a wafer at step 14 (ion implantation). A sensitization agent is applied to a wafer at step 15 (resist processing). At step 16 (exposure), printing exposure of the circuit pattern of a mask is carried out with the scanning aligner mentioned above at a wafer. The exposed wafer is developed at step 17 (development). At step 18 (etching), parts other than the developed resist image are shaved off. The resist which etching was completed and became unnecessary is removed at step 19 (resist exfoliation). By carrying out by repeating these steps, a circuit pattern is formed on a wafer multiplex.

[0074] If this manufacture approach is used, the semiconductor device of a high degree of integration for which manufacture was conventionally difficult can be conjointly manufactured easily [the yield is good and] and certainly with many effectiveness that a scanning aligner does so.

[0075] (2nd operation gestalt) Then, the 2nd operation gestalt of this invention is explained. Here, step S13 which does a study-function so is added to the exposure approach stated to the 1st with the operation gestalt.

[0076] Step S12': Start scanning exposure actuation on the conditions set up at step S11. The scan speed in every actually set-up shot is displayed on a console 8, and the synchronization error when actually exposing to coincidence is recorded on it for every shot.

[0077] Step S When 13:1 wafer processings are completed, the expected value of the synchronization error calculated before exposure in each shot is compared with the synchronization

error which was actually exposed and was acquired. A setup which lowers scan speed when only the part which balances it when less than expected value gathers scan speed and deteriorates from expected value is performed in the next wafer processing.

[0078] If a scan-speed setup is once carried out with the wafer of a lot head by providing such a learning function and two or more wafers processing will be performed, asymptotic will be mostly carried out to an optimum value.

[0079] Or it is also possible to set up conservative scan speed first, to exclude pretreatment equivalent to steps S1-S5, to start real exposure, and to update scan speed automatically by said learning function after that.

[0080] According to the 2nd operation gestalt, in addition to many effectiveness that the 1st operation gestalt does so, it becomes possible to acquire the maximum productivity very efficiently, maintaining the exposure engine performance.

[0081] (3rd operation gestalt) As mentioned above, although synchronous precision is a horizontal stage relative position and pays its attention to this in the 1st operation gestalt, also perpendicularly, it can apply the same view. The system deviation which appears perpendicularly when a focal leveling drive is performed is because specifying the contrast of the image exposed is known and the allowed value is too prescribed by the view line breadth in a semi-conductor manufacture process etc.

[0082] For that, as the 1st operation gestalt described, what is necessary is to search for the system deviation of a focal leveling orbit to a Z direction by the same technique from a focal leveling orbit the same with calculating the expected value of synchronous precision from the transfer characteristics of drawing 4, and just to set up scan speed with which are satisfied of the threshold specified in a process, and that detail can be easily derived from the 1st operation gestalt.

[0083] According to the scanning aligner of the 3rd operation gestalt, it can make it possible to set up the optimal scan speed to manufacture process conditions, such as wafer display flatness, like the 1st operation gestalt, the exposure engine performance and productivity can be reconciled on high level, and good exposure of the yield can be realized.

[0084] Furthermore, according to this operation gestalt, by setting the optimal scan speed as adjustable for every one exposure, the throughput of equipment, i.e., the fall of a throughput, can be inhibited, it can make it possible to raise both the image engine performance and productivity, and the high yield can be realized.

[0085] (4th operation gestalt) Drawing 8 is the block diagram showing the outline configuration of the scanning aligner of the 4th operation gestalt by this invention. In drawing 8, 31 is a reticle stage as the 2nd drive, 32 is a wafer stage as the 1st drive, and both do a synchronous scan. 33 is a focal detection system and carries out multipoint measurement of the relative distance of the wafer front face and the image surface to scan within a chip. 34 is a stage control system which manages control of a reticle stage 31 and the wafer stage 32, and the synchronous-control section is also contained in this. 35 is a synchronous error estimation machine and 36 is a scan-speed calculation machine. With the system controller 37 containing the synchronous error estimation machine 35 and the scan-speed calculation machine 36, scan speed, other exposure conditions, etc. are set up, and a console 38 takes charge of a user interface with an operator.

[0086] Hereafter, according to the flow chart of drawing 9, the scanning exposure approach is explained with the function of the scanning aligner of this operation gestalt.

[0087] Steps S31-S35: Perform scanning actuation in advance of real exposure paying attention to two or more shots on a wafer (sample shot). Here, a focal drive is not performed, but only focal measurement is performed, and two or more focal measurement values in a point are obtained in a shot. At this time, it asks for synchronous precision, and also its moving average and standard deviation from the relative-position error of a wafer stage and a reticle stage.

[0088] Step S36-S38: The wafer side configuration in a shot is searched for from the focal measurement value obtained in S31-S35. A wafer side configuration can be searched for still more correctly by removing the already exposed resist level difference using the technique currently indicated at this time, for example, JP,09-045608,A.

[0089] Then, the focal leveling orbit over this configuration is searched for from the wafer side configuration acquired at step S36.

[0090] Steps S39-S41: Presume the relative-position error of the reticle stage at the time of using the drive orbit acquired at step S7 with the synchronous error estimation vessel 35, and the wafer stage 2, and calculate the expected value of the moving average and migration standard deviation of a synchronization error from typical scan-speed two or more passages with the scan-speed calculation vessel 36, respectively further.

[0091] Step S42: Display the calculation result by steps S39-S41 on a console 38. Scan speed and the scan speed with which the operator matched the process concerned based on the expected value of the synchronization error acquired in that case are chosen. From the selected scan speed, after setting up light exposure etc., scanning exposure actuation is started.

[0092] Sample shot scan actuation in steps S31-S35 may be performed for every wafer, and it can be freely set once etc. as two or more wafers for every 1 time or lot.

[0093] in addition, like [steps / S39-S41] the explanation which used drawing 3 and drawing 4 with the 1st operation gestalt For example, the effect on the so-called other components like effect in the advancing-side-by-side direction when carrying out the tilt drive of the stage The transfer characteristics from the excitation input when exciting in the direction of a tilt to the system deviation of the advancing-side-by-side direction, That is, it specifies as frequency-characteristics [of drawing 3] G (s), this property is searched for beforehand, and it can calculate correctly according to the sequence of the block diagram shown in drawing 4 , the output, i.e., advancing-side-by-side direction system deviation, at the time of inputting the focal leveling orbit for which this was asked at step S7.

[0094] Consequently, it becomes possible to expect the synchronization error over each scan speed correctly. In view of conditions, such as for example, exposure line breadth, a setup of choosing scan speed to which a synchronization error becomes smaller in the case of thin line breadth etc. with it is attained, and selection of the scan speed in step S12 can perform exposure which suited on process conditions well. [a high and degree of freedom and] [fine]

[0095] As explained above, according to the scanning aligner of this operation gestalt, it can make it possible to set up the optimal scan speed to manufacture process conditions, such as wafer display flatness, the exposure engine performance and productivity can be reconciled on high level, and good exposure of the yield can be realized.

[0096] Furthermore, the semiconductor device of a high degree of integration for which manufacture was conventionally difficult can be conjointly manufactured easily [the yield is good and] and certainly with many effectiveness that a scanning aligner does so, by manufacturing a semiconductor device (semiconductor device) like the explanation using drawing 6 and drawing 7 with the 1st operation gestalt using the projection aligner of drawing 8 .

[0097] (5th operation gestalt) Then, the 5th operation gestalt of this invention is explained. Here, in step S42 of the exposure approach stated to the 4th with the operation gestalt, a rate setup by the operator is replaced and this is performed automatically. the synchronization which sets up a required synchronous precision beforehand as a threshold to each exposure lot, and was explained with the 4th operation gestalt -- ***** -- what is necessary is just to constitute the system controller 37 of drawing 8 so that the largest thing may be automatically chosen among scan speed with which are satisfied of the set-up synchronous precision threshold after performing a side Thereby, in addition to many effectiveness that the 4th operation gestalt does so, it becomes possible to acquire the maximum productivity very efficiently, maintaining the exposure engine performance.

[0098] In addition, so that the function of the scanning aligner explained in each operation gestalt may be realized The means for supplying the program code for operating various kinds of devices itself, and its program code to a computer, Each step of the scanning exposure approach (for example, step S1 of drawing 2 - step S12, step S31 of drawing 9 - step S42), and the means for supplying the program code for realizing each step (for example, step 1 of drawing 6 - step 7, step 11 of drawing 7 - step 19) of the manufacture approach of a semiconductor device etc. itself, and its program code to a computer -- for example The storage which stored this program code belongs under the category of this invention.

[0099] Moreover, in this case, with predetermined regeneration equipment, the program code stored in the storage is read and EEPROM operates. As a storage which memorizes this program code, a floppy (trademark) disk, a hard disk, an optical disk, a magneto-optic disk, CD-ROM, a magnetic

tape, the memory card of a non-volatile, ROM, etc. can be used, for example.

[0100] Moreover, by performing the program code with which the computer was supplied, also when the function of this operation gestalt is not only realized, but the function of this operation gestalt is realized in collaboration with OS (operating system) or other application software etc. with which the program code is working in a computer, this program code is contained in this invention.

[0101] Furthermore, after being stored in the memory with which the functional expansion unit by which the supplied program code was connected to the functional add-in board and the computer of a computer is equipped, a part or all of processing that CPU with which the functional add-in board and functional expansion unit are equipped based on directions of the program code is actual performs, and the system with which the function of this operation gestalt is realized by the processing is also contained in this invention.

[0102]

[Effect of the Invention] According to this invention, it can make it possible to set up the optimal scan speed to manufacture process conditions, such as wafer display flatness, the exposure engine performance and productivity can be reconciled on high level, and good exposure of the yield can be realized.

[0103] Furthermore, according to this invention, by setting the optimal scan speed as adjustable for every one exposure, the throughput of equipment, i.e., the fall of a throughput, can be inhibited, it can make it possible to raise both the image engine performance and productivity, and the high yield can be realized.

[Translation done.]

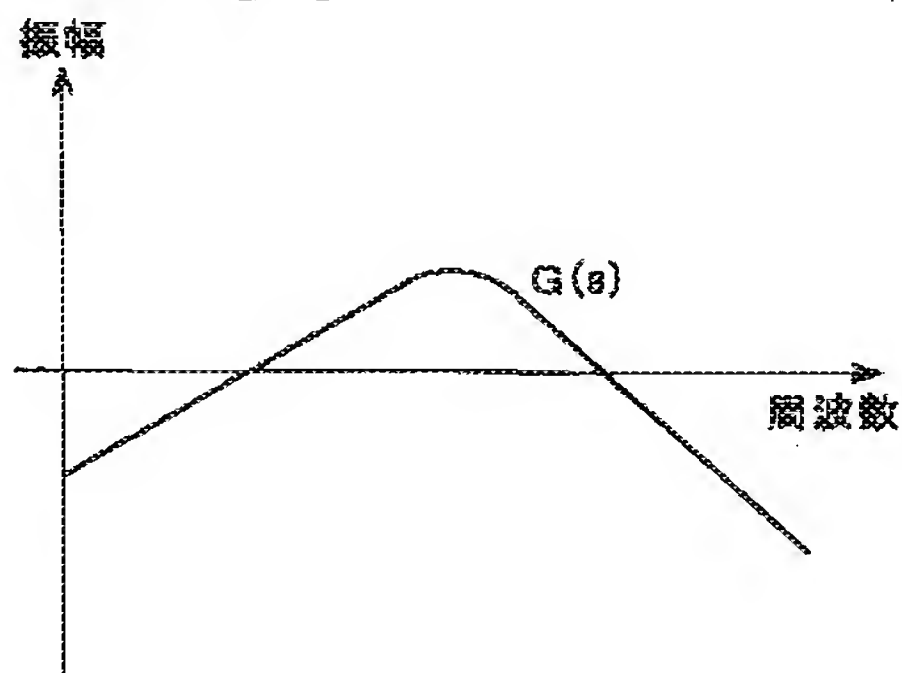
* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

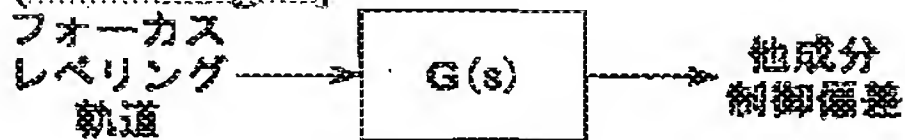
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

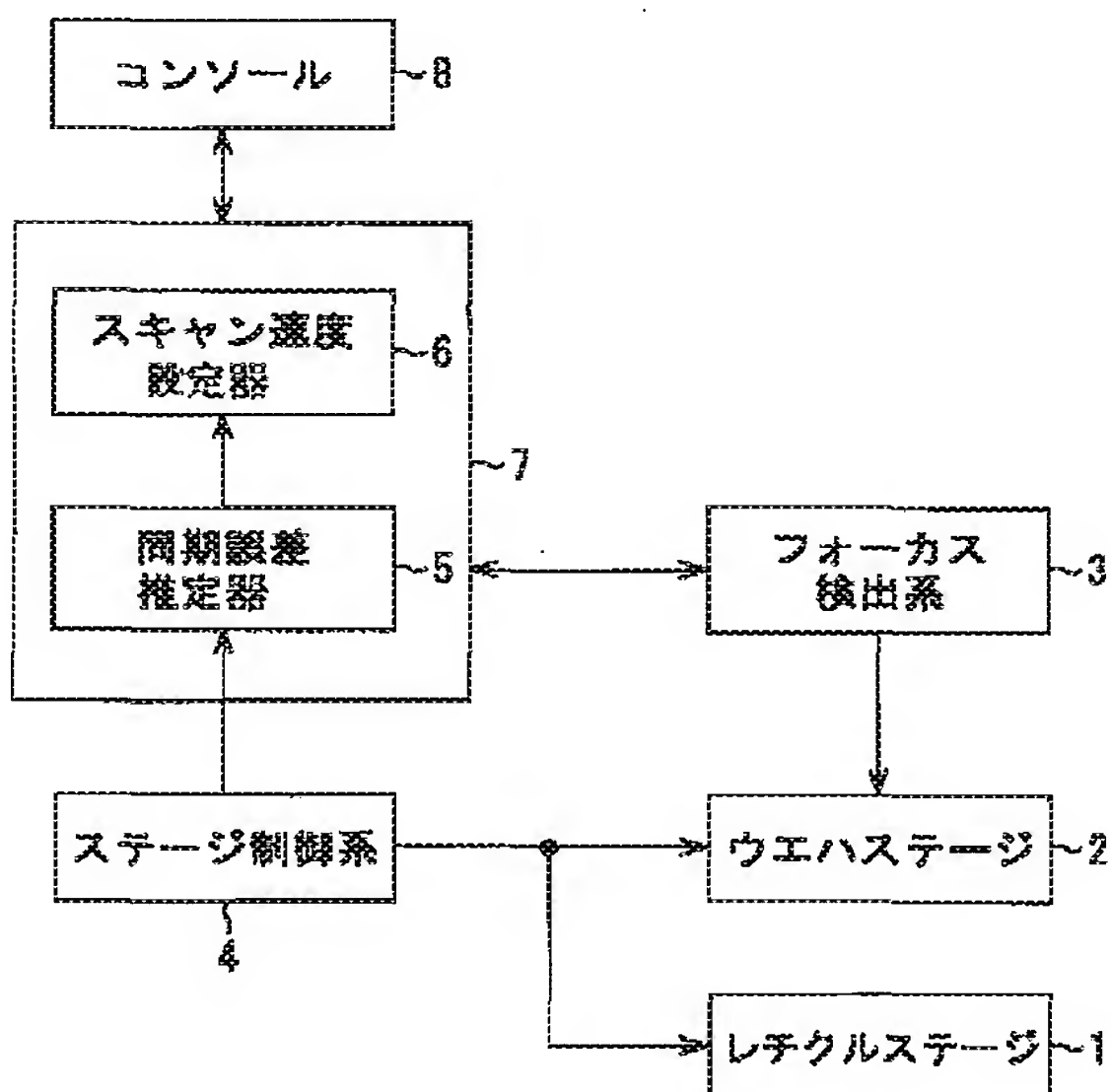
[Drawing 3]



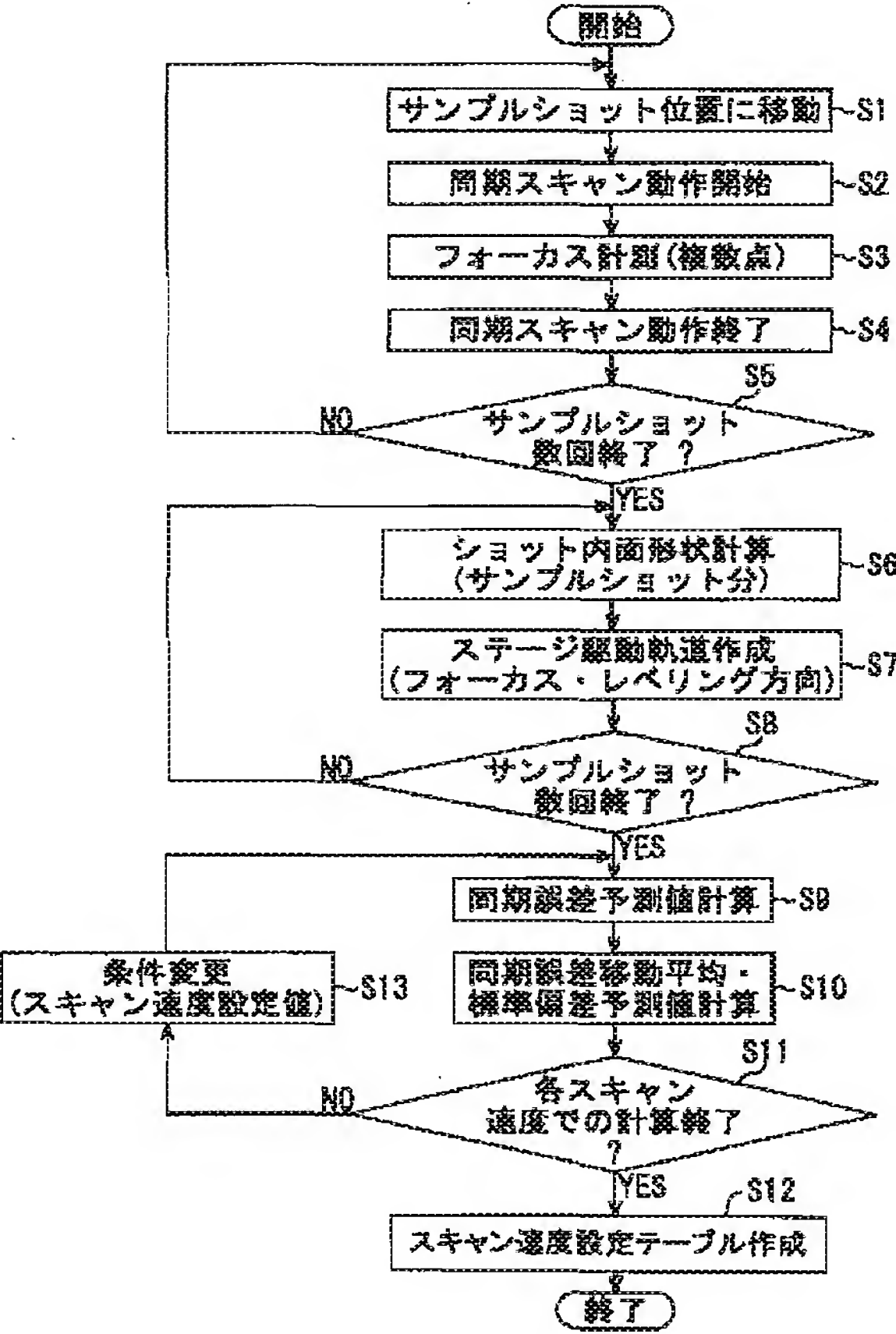
[Drawing 4]



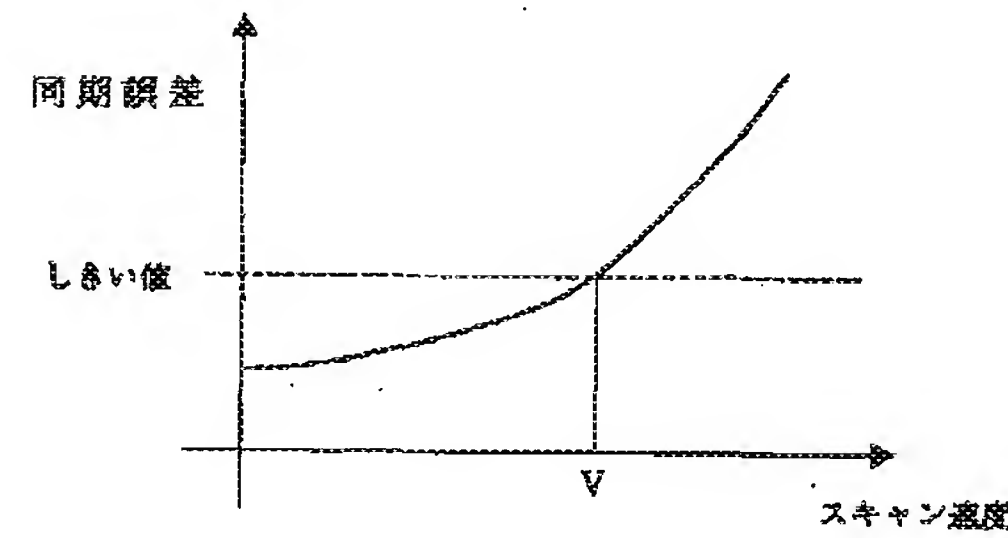
[Drawing 1]



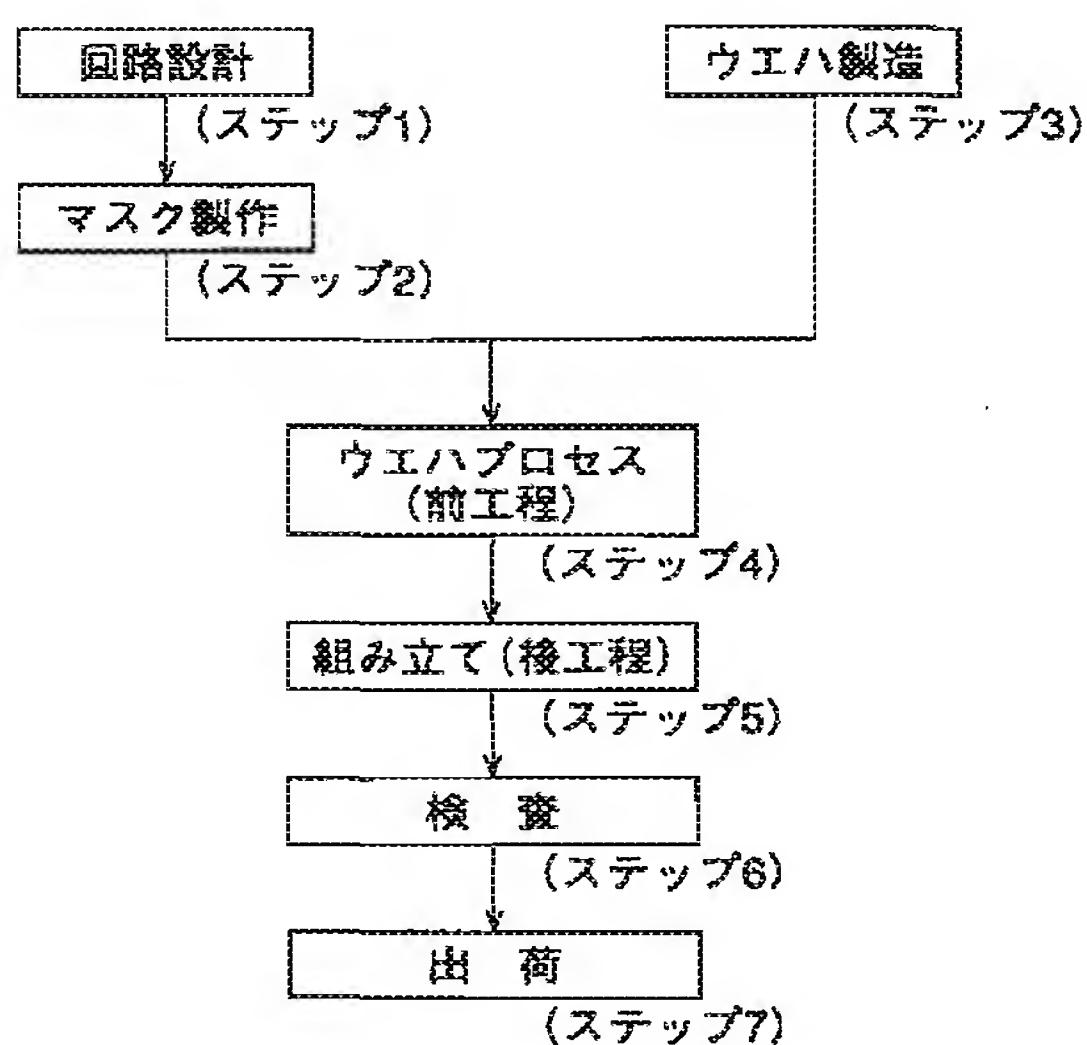
[Drawing 2]



[Drawing 5]

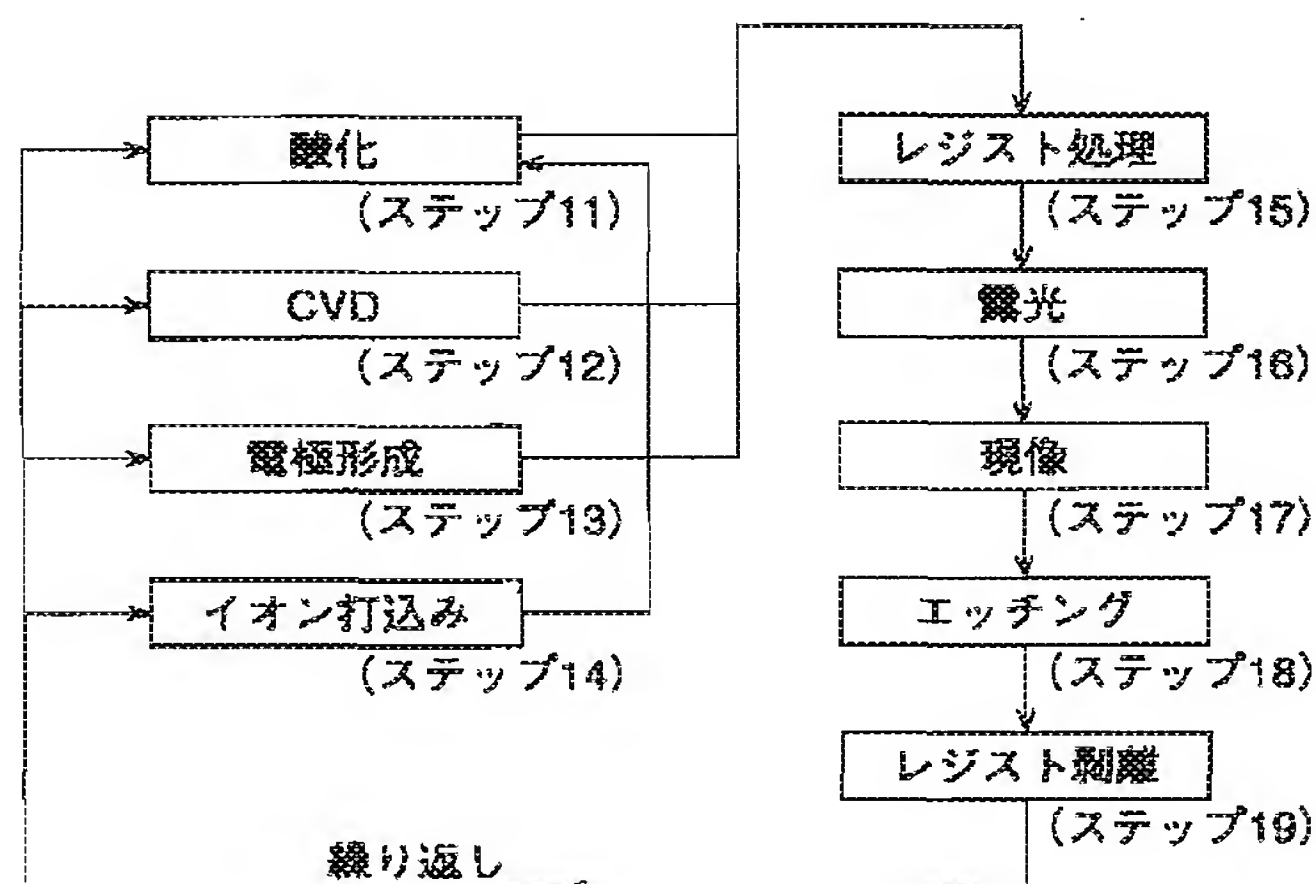


[Drawing 6]



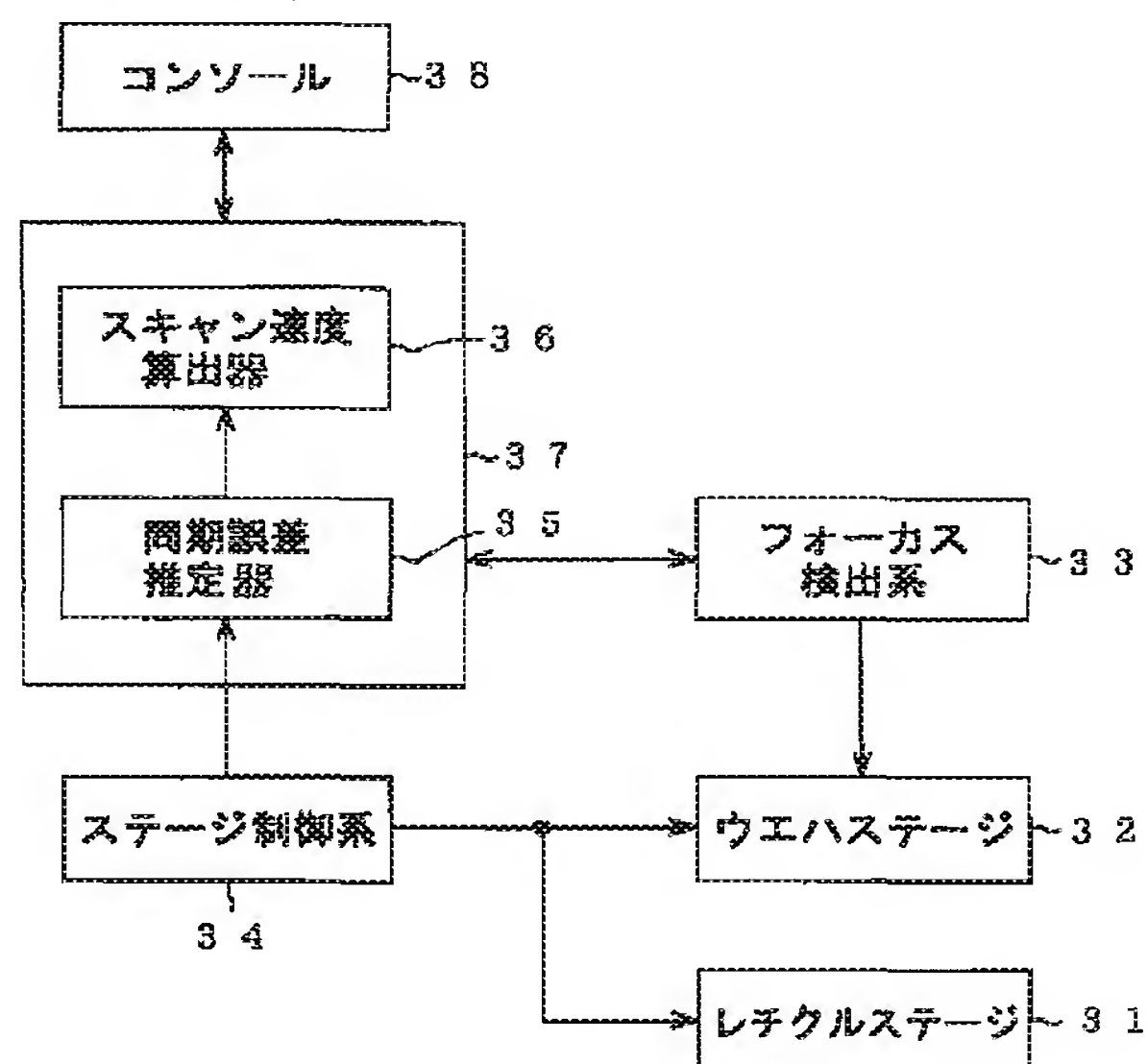
半導体デバイス製造フロー

[Drawing 7]

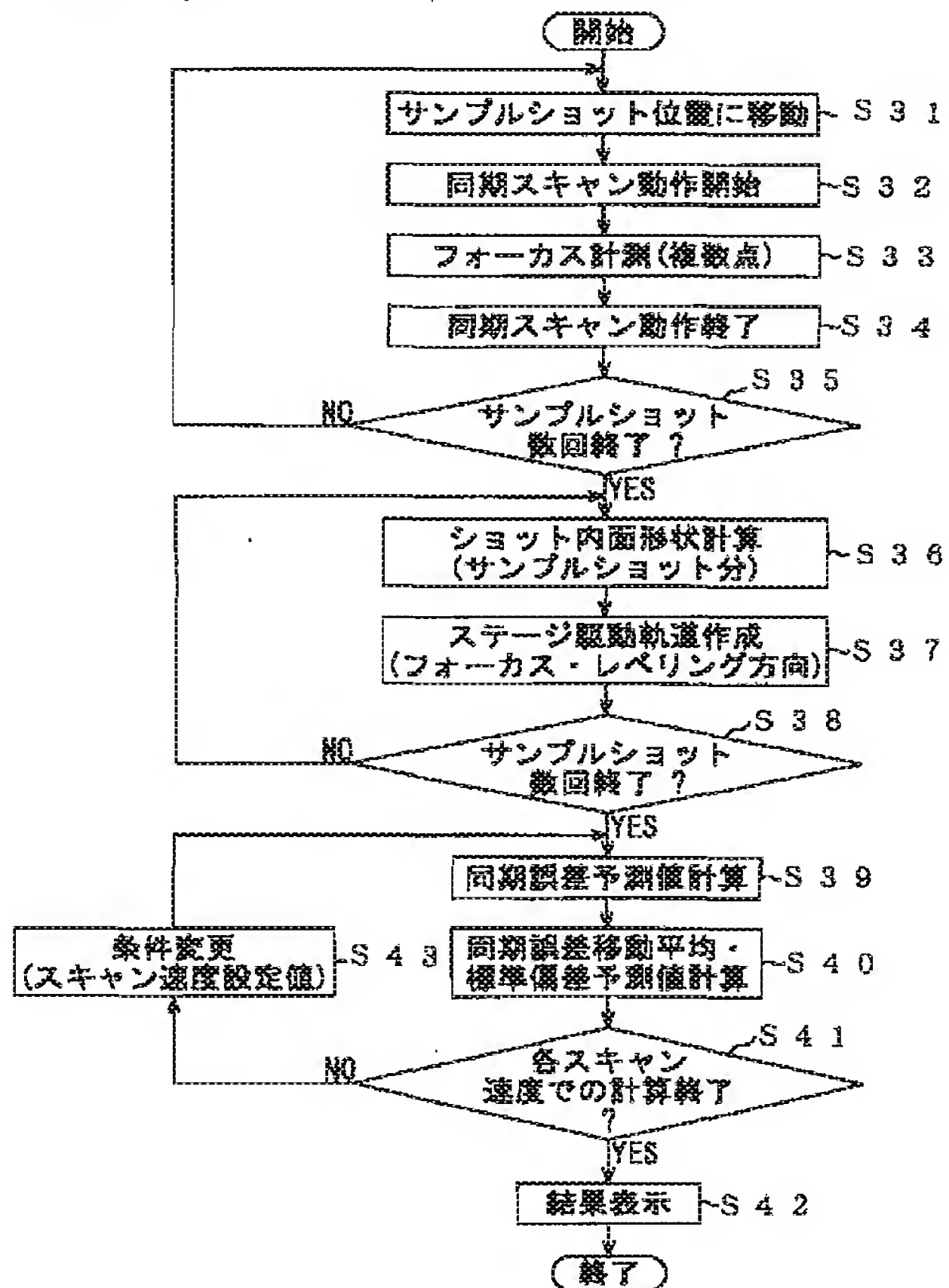


ウエハプロセス

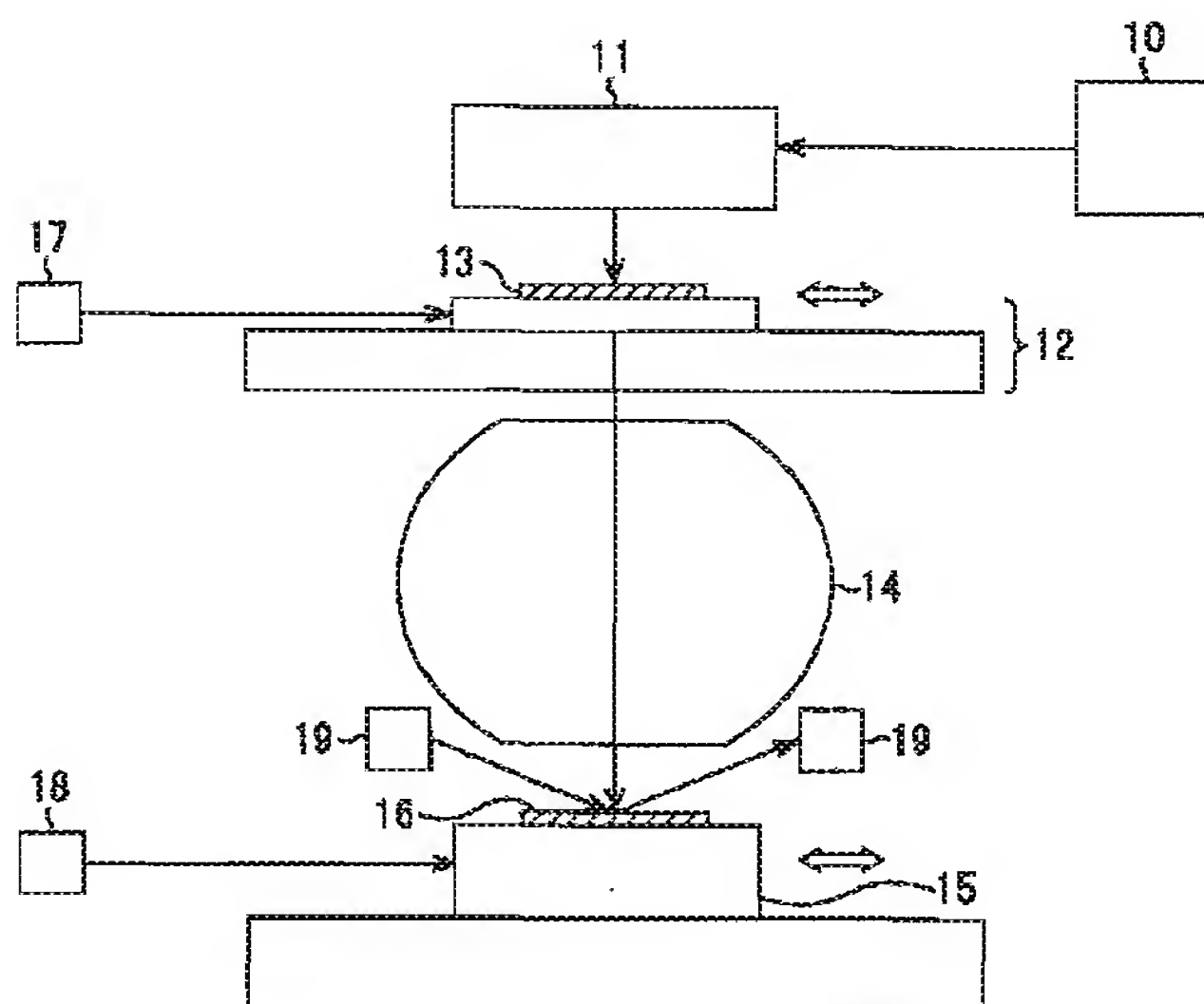
[Drawing 8]



[Drawing 9]



[Drawing 10]



[Translation done.]

(11)特許出願公開番号

特開2001-223157

(P2001-223157A)

(43)公開日 平成13年8月17日(2001.8.17)

(51)Int.Cl. ⁷	識別記号	F I	テーマコード*(参考)
H 0 1 L 21/027		G 0 3 F 7/20	5 2 1 5 F 0 4 6
G 0 3 F 7/20	5 2 1	7/207	H
7/207		7/22	H
7/22		H 0 1 L 21/30	5 1 6 B

審査請求 未請求 請求項の数45 OL (全 14 頁) 最終頁に続く

(21)出願番号 特願2000-305411(P2000-305411)

(22) 出願日 平成12年10月4日(2000.10.4)

(31)優先權主張番号 特願平11-340779

(32)優先日 平成11年11月30日(1999. 11. 30)

(33)優先権主張国 日本 (JP)

(71) 出題人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)發明者 武石 洋明

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(74) 代理人 100090273

弁理士 國分 孝悦

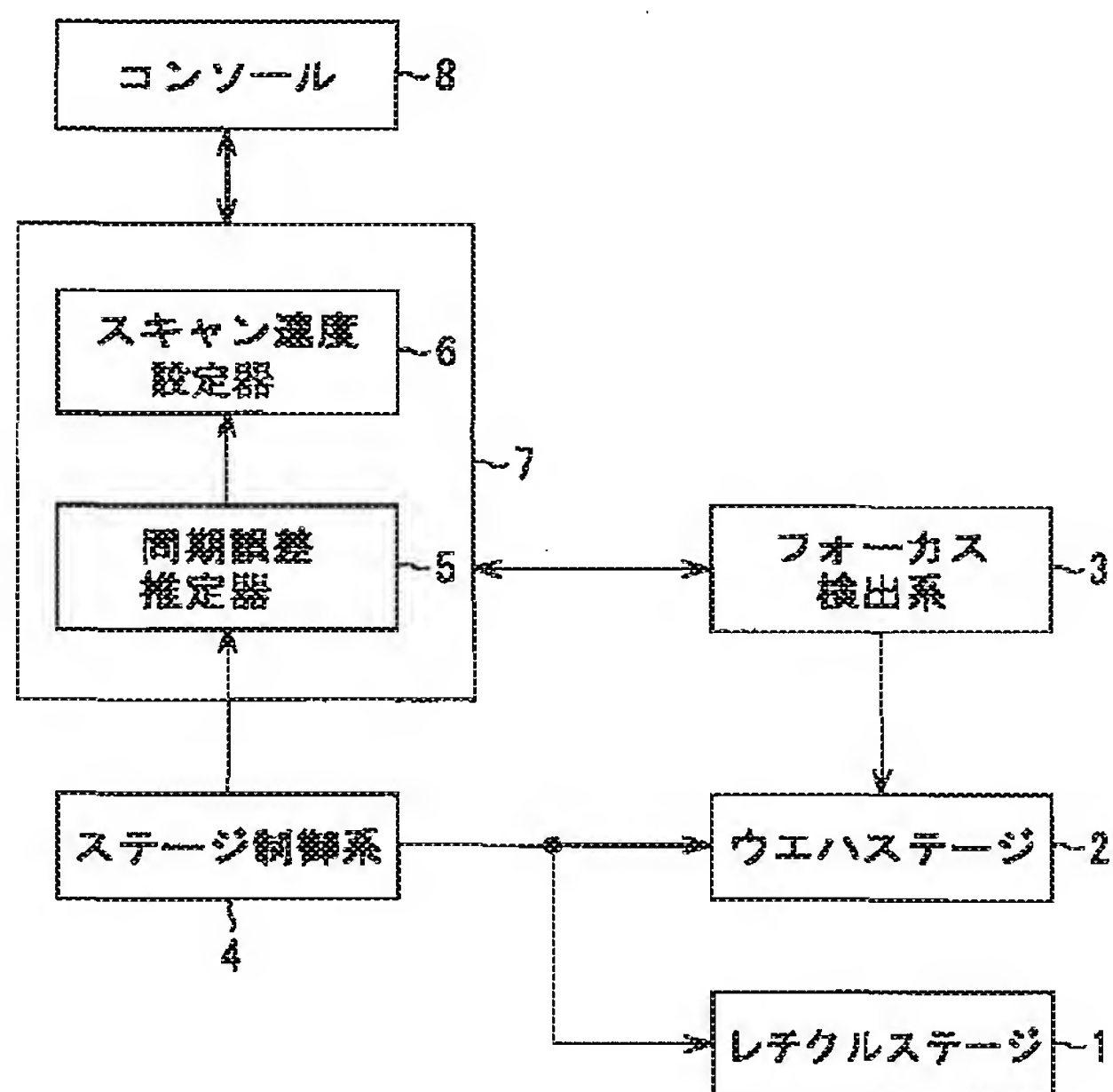
Fターム(参考) 5F046 BA05 CC01 CC02 DA08 DA14
DB05 DC10 DD03 DD06

(54) 【発明の名称】 投影露光装置、投影露光方法、及び半導体装置の製造方法

(57) 【要約】

【課題】 ウェハ平坦度などの製造プロセス条件に対して最適なスキャン速度を設定することを可能とし、露光性能と生産性を高いレベルで両立させて歩留まりの良い露光を実現する。

【解決手段】 実露光に先立って、ウェハ面形状のフォーカス・レベリング軌道を求め、前記軌道を用いた場合のレチクルステージとウェハステージ2との相対位置誤差を推定する。更にスキャン速度算出手段6により、同期誤差の移動平均・移動標準偏差の期待値を、代表的なスキャン速度複数通りに対してそれぞれ算出した後、プロセスに見合った同期誤差のしきい値を満たす最大スキャン速度を各ショット毎に求め、それに応じた露光量等を再設定し、コンソール8に実際に設定された1ショット毎のスキャン速度を表示する。



【特許請求の範囲】

【請求項 1】 基板面に描画された所定パターンをウェハ面に露光して転写する投影露光装置において、前記基板を保持し、走査方向に沿って走査する第 1 の駆動機構と、前記ウェハを保持し、走査方向に沿って走査する第 2 の駆動機構と、前記第 1 及び第 2 の駆動機構を走査駆動し、前記ウェハ面形状に基いて前記第 1 の駆動機構と前記第 2 の駆動機構との相対位置偏差の期待値を算出して、前記期待値により走査露光時における前記第 1 及び第 2 の駆動機構の走査速度を 1 回の露光毎に可変に設定するコントローラとを備えることを特徴とする投影露光装置。

【請求項 2】 基板面に描画された所定パターンをウェハ面に露光して転写する投影露光装置において、前記基板を保持し、走査方向に沿って走査する第 1 の駆動機構と、前記ウェハを保持し、走査方向に沿って走査する第 2 の駆動機構と、前記第 1 及び第 2 の駆動機構を走査駆動し、前記ウェハ面形状に基いて前記第 1 の駆動機構と前記第 2 の駆動機構との相対位置偏差の期待値を算出して、前記期待値により走査露光時における前記第 1 及び第 2 の駆動機構の走査速度を 1 回の露光毎に自動的に設定するコントローラとを備えることを特徴とする投影露光装置。

【請求項 3】 前記ウェハ面形状は、実際の露光に先立った前記第 1 及び第 2 の駆動機構の走査駆動により計測されるものであることを特徴とする請求項 1 又は 2 に記載の投影露光装置。

【請求項 4】 前記ウェハ面形状に対するフォーカス及びレベリング計測を行い、当該計測結果を用いて前記相対位置偏差の期待値を算出することを特徴とする請求項 1～3 のいずれか 1 項に記載の投影露光装置。

【請求項 5】 露光に先立った前記走査駆動は、前記ウェハ 1 枚毎又は複数枚毎に行われることを特徴とする請求項 3 に記載の投影露光装置。

【請求項 6】 基板面に描画された所定パターンをウェハ面に露光して転写する投影露光装置において、前記基板を保持し、走査方向に沿って走査する第 1 の駆動機構と、前記ウェハを保持し、走査方向に沿って走査する第 2 の駆動機構と、前記第 1 及び第 2 の駆動機構を走査駆動し、前記ウェハ面形状に基いて前記第 1 の駆動機構と前記第 2 の駆動機構との相対位置偏差の期待値を算出する誤差推定器と、前記期待値により走査露光時における前記第 1 及び第 2 の駆動機構の走査速度を 1 回の露光毎に可変に設定する走査速度設定器とを備えることを特徴とする投影露光装置。

【請求項 7】 基板面に描画された所定パターンをウェ

ハ面に露光して転写する投影露光装置において、前記基板を保持し、走査方向に沿って走査する第 1 の駆動機構と、前記ウェハを保持し、走査方向に沿って走査する第 2 の駆動機構と、前記第 1 及び第 2 の駆動機構を走査駆動し、前記ウェハ面形状に基いて前記第 1 の駆動機構と前記第 2 の駆動機構との相対位置偏差の期待値を算出する誤差推定器と、前記期待値により走査露光時における前記第 1 及び第 2 の駆動機構の走査速度を 1 回の露光毎に自動的に設定する走査速度設定器とを備えることを特徴とする投影露光装置。

【請求項 8】 前記ウェハ面形状は、実際の露光に先立った前記第 1 及び第 2 の駆動機構の走査駆動により計測されるものであることを特徴とする請求項 6 又は 7 に記載の投影露光装置。

【請求項 9】 前記誤差推定器は、前記ウェハ面形状に対するフォーカス及びレベリング計測を行い、当該計測結果を用いて前記相対位置偏差の期待値を算出することを特徴とする請求項 6～8 のいずれか 1 項に記載の投影露光装置。

【請求項 10】 露光に先立った前記走査駆動は、前記ウェハ 1 枚毎又は複数枚毎に行われることを特徴とする請求項 8 に記載の投影露光装置。

【請求項 11】 基板面に描画された所定パターンをウェハ面に露光して転写する投影露光方法において、前記基板を保持して走査方向に沿って走査する第 1 の駆動機構と、前記ウェハを保持して走査方向に沿って走査する第 2 の駆動機構とを駆動制御するに際して、前記第 1 及び第 2 の駆動機構を走査駆動し、前記ウェハ面形状に基いて前記第 1 の駆動機構と前記第 2 の駆動機構との相対位置偏差の期待値を算出して、前記期待値により走査露光時における前記第 1 及び第 2 の駆動機構の走査速度を 1 回の露光毎に可変に設定することを特徴とする投影露光方法。

【請求項 12】 基板面に描画された所定パターンをウェハ面に露光して転写する投影露光方法において、前記基板を保持して走査方向に沿って走査する第 1 の駆動機構と、前記ウェハを保持して走査方向に沿って走査する第 2 の駆動機構とを駆動制御するに際して、前記第 1 及び第 2 の駆動機構を走査駆動し、前記ウェハ面形状に基いて前記第 1 の駆動機構と前記第 2 の駆動機構との相対位置偏差の期待値を算出して、前記期待値により走査露光時における前記第 1 及び第 2 の駆動機構の走査速度を 1 回の露光毎に自動的に設定することを特徴とする投影露光方法。

【請求項 13】 前記ウェハ面形状を、実際の露光に先立った前記第 1 及び第 2 の駆動機構の走査駆動により計測することを特徴とする請求項 11 又は 12 に記載の投影露光方法。

【請求項14】 前記ウェハ面形状に対するフォーカス及びレベリング計測を行い、当該計測結果を用いて前記相対位置偏差の期待値を算出することを特徴とする請求項11～13のいずれか1項に記載の投影露光方法。

【請求項15】 露光に先立って前記走査駆動を、前記ウェハ1枚毎又は複数枚毎に行うことを特徴とする請求項13に記載の投影露光方法。

【請求項16】 基板面に描画された所定パターンをウェハ面に露光して転写する投影露光方法において、前記基板を保持して走査方向に沿って走査する第1の駆動機構と、前記ウェハを保持して走査方向に沿って走査する第2の駆動機構とを駆動制御するに際して、前記第1及び第2の駆動機構を走査駆動し、前記ウェハ面形状に基いて前記第1の駆動機構と前記第2の駆動機構との相対位置偏差の期待値を算出する工程と、前記期待値により走査露光時における前記第1及び第2の駆動機構の走査速度を1回の露光毎に可変に設定する工程とを有することを特徴とする投影露光方法。

【請求項17】 基板面に描画された所定パターンをウェハ面に露光して転写する投影露光方法において、前記基板を保持して走査方向に沿って走査する第1の駆動機構と、前記ウェハを保持して走査方向に沿って走査する第2の駆動機構とを駆動制御するに際して、前記第1及び第2の駆動機構を走査駆動し、前記ウェハ面形状に基いて前記第1の駆動機構と前記第2の駆動機構との相対位置偏差の期待値を算出する工程と、前記期待値により走査露光時における前記第1及び第2の駆動機構の走査速度を1回の露光毎に自動的に設定する工程とを有することを特徴とする投影露光方法。

【請求項18】 前記走査速度を1回の露光毎に自動的に設定する工程において、各露光における前記期待値と、実際の露光で得られた同期誤差との比較に基いて走査速度を設定することを特徴とする請求項17に記載の投影露光方法。

【請求項19】 前記ウェハ面形状を、実際の露光に先立って前記第1及び第2の駆動機構の走査駆動により計測することを特徴とする請求項16～18のいずれか1項に記載の投影露光方法。

【請求項20】 前記ウェハ面形状に対するフォーカス及びレベリング計測を行い、当該計測結果を用いて前記相対位置偏差の期待値を算出することを特徴とする請求項16～19のいずれか1項に記載の投影露光方法。

【請求項21】 露光に先立って前記走査駆動を、前記ウェハ1枚毎又は複数枚毎に行うことを特徴とする請求項19に記載の投影露光方法。

【請求項22】 ウェハ面に感光材料を塗布するステップと、請求項11～21のいずれか1項に記載の投影露光方法の各工程により、前記感光材料が塗布された前記ウェハ面に所定パターンの露光を行うステップと、

前記所定パターンの露光が行われた前記感光材料を現像するステップとを備えることを特徴とする半導体装置の製造方法。

【請求項23】 請求項11～21のいずれか1項に記載の投影露光方法の各工程を実行させるためのプログラムをコンピュータ読み取り可能に格納したことを特徴とする記憶媒体。

【請求項24】 請求項22に記載の半導体装置の製造方法の各ステップを実行させるためのプログラムをコンピュータ読み取り可能に格納したことを特徴とする記憶媒体。

【請求項25】 基板面に描画された所定パターンをウェハ面に露光して転写する投影露光装置において、前記基板を保持し、走査方向に沿って走査する第1の駆動機構と、前記ウェハを保持し、走査方向に沿って走査する第2の駆動機構とを備え、走査露光前に前記第1及び第2の駆動機構を走査駆動し、その計測結果を用いて走査露光時における前記第1の駆動機構と前記第2の駆動機構との相対位置偏差を予測することを特徴とする投影露光装置。

【請求項26】 前記相対位置偏差の予測結果に基づき、前記第1及び第2の駆動機構の走査制御を行なうことを特徴とする請求項25に記載の投影露光装置。

【請求項27】 前記走査駆動によりフォーカス及びレベリング計測を行い、当該計測結果を用いて前記相対位置偏差を予測することを特徴とする請求項20又は26に記載の投影露光装置。

【請求項28】 前記走査駆動は、前記ウェハ1枚毎又は複数枚毎に行われることを特徴とする請求項25～27のいずれか1項に記載の投影露光装置。

【請求項29】 基板面に描画された所定パターンをウェハ面に露光して転写する投影露光装置において、前記基板を保持し、走査方向に沿って走査する第1の駆動機構と、前記ウェハを保持し、走査方向に沿って走査する第2の駆動機構と、走査露光前に前記第1及び第2の駆動機構を走査駆動し、その計測結果を用いて走査露光時における前記第1の駆動機構と前記第2の駆動機構との相対位置偏差を推定する誤差推定器と、前記誤差推定器により推定された前記相対位置偏差の偏差を、所定の各走査速度に対応して算出する走査速度算出手段とを備えることを特徴とする投影露光装置。

【請求項30】 前記各走査速度及びそれに対応して前記走査速度算出手段により算出された前記偏差に基づき、前記第1及び第2の駆動機構の走査制御を行なうことを特徴とする請求項29に記載の投影露光装置。

【請求項31】 前記偏差が算出された前記各走査速度のうちから最適の走査速度を選択し、当該走査速度に基づいて前記第1及び第2の駆動機構の走査制御を行なう

ことを特徴とする請求項 29 に記載の投影露光装置。

【請求項 32】 前記誤差推定器は、前記走査駆動によりフォーカス及びレベリング計測を行い、当該計測結果を用いて前記相対位置誤差を予測することを特徴とする請求項 29～31 のいずれか 1 項に記載の投影露光装置。

【請求項 33】 前記誤差推定器による前記走査駆動は、前記ウェハ 1 枚毎又は複数枚毎に行われることを特徴とする請求項 29～32 のいずれか 1 項に記載の投影露光装置。

【請求項 34】 基板面に描画された所定パターンをウェハ面に露光して転写する投影露光方法において、前記基板を保持して走査方向に沿って走査する第 1 の駆動機構と、前記ウェハを保持して走査方向に沿って走査する第 2 の駆動機構とを駆動制御するに際して、走査露光前に前記第 1 及び第 2 の駆動機構を走査駆動し、その計測結果を用いて走査露光時における前記第 1 の駆動機構と前記第 2 の駆動機構との相対位置偏差を予測することを特徴とする投影露光方法。

【請求項 35】 前記相対位置偏差の予測結果に基づき、前記第 1 及び第 2 の駆動機構の走査制御を行なうことを特徴とする請求項 34 に記載の投影露光方法。

【請求項 36】 前記走査駆動によりフォーカス及びレベリング計測を行い、当該計測結果を用いて前記相対位置偏差を予測することを特徴とする請求項 10 又は 35 に記載の投影露光方法。

【請求項 37】 前記走査駆動は、前記ウェハ 1 枚毎又は複数枚毎に行われることを特徴とする請求項 34～36 のいずれか 1 項に記載の投影露光方法。

【請求項 38】 基板面に描画された所定パターンをウェハ面に露光して転写する投影露光方法において、前記基板を保持して走査方向に沿って走査する第 1 の駆動機構と、前記ウェハを保持して走査方向に沿って走査する第 2 の駆動機構とを駆動制御するに際して、走査露光前に前記第 1 及び第 2 の駆動機構を走査駆動し、その計測結果を用いて走査露光時における前記第 1 の駆動機構と前記第 2 の駆動機構との相対位置誤差を推定する工程と、前記誤差推定器により推定された前記相対位置誤差の偏差を、所定の各走査速度に対応して算出する工程とを有することを特徴とする投影露光方法。

【請求項 39】 前記各走査速度及びそれに対応して算出された前記偏差に基づき、前記第 1 及び第 2 の駆動機構の走査制御を行なうことを特徴とする請求項 38 に記載の投影露光方法。

【請求項 40】 前記偏差が算出された前記各走査速度のうちから最適の走査速度を選択し、当該走査速度に基づいて前記第 1 及び第 2 の駆動機構の走査制御を行なうことを特徴とする請求項 38 に記載の投影露光方法。

【請求項 41】 前記走査駆動によりフォーカス及びレ

ベリング計測を行い、当該計測結果を用いて前記相対位置誤差を予測することを特徴とする請求項 38～40 のいずれか 1 項に記載の投影露光方法。

【請求項 42】 前記走査駆動は、前記ウェハ 1 枚毎又は複数枚毎に行われることを特徴とする請求項 38～41 のいずれか 1 項に記載の投影露光方法。

【請求項 43】 ウェハ面に感光材料を塗布するステップと、

請求項 34～42 のいずれか 1 項に記載の投影露光方法の各工程により、前記感光材料が塗布された前記ウェハ面に所定パターンの露光を行うステップと、

前記所定パターンの露光が行われた前記感光材料を現像するステップとを備えることを特徴とする半導体装置の製造方法。

【請求項 44】 請求項 34～42 のいずれか 1 項に記載の投影露光方法の各工程を実行させるためのプログラムをコンピュータ読み取り可能に格納したことを特徴とする記憶媒体。

【請求項 45】 請求項 43 に記載の半導体装置の製造方法の各ステップを実行させるためのプログラムをコンピュータ読み取り可能に格納したことを特徴とする記憶媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、主に半導体素子形成するための投影露光装置、投影露光方法、及び半導体装置の製造方法に関する。

【0002】

【従来の技術】従来、投影露光装置としては、ウェハを搭載したステージを平面内で位置決めした後に露光を繰り返す、逐次移動型露光装置（いわゆるステッパ）が主流であった。ところが近年では、半導体回路の微細化に伴って、回路パターンを描画した基板（レチクル）とウェハをそれぞれ対応するステージに搭載し、双方を同期走査しながら露光する、いわゆる走査（スキャン）露光装置が登場しており、量産工程への導入が活発化している。このように、ステッパに代わってスキャン露光装置が台頭しつつある理由としては、スキャン露光装置はステッパに比べて露光フィールドを大きく取ることができ、コントラストを一様とし易い等のスキャン露光独特の特徴が明らかになってきていることも一因である。

【0003】スキャン露光装置の概略構成を図 10 に示す。光源 10 としては KrF エキシマレーザが良く用いられる。光源 10 からの照射光は、照明光学系 11 において成形され、幅が数 mm 程度のスリットを通してレチクルステージ 12 上に保持された基板（レチクル）13 上に照射される。さらに投影光学系 14 を通った光は、ウェハステージ 15 上に保持されたウェハ 16 に到達する。このとき、ウェハステージ 15 とレチクルステージ 12 とを一定速度で逆方向に移動させることにより、ス

リット幅より大きな露光フィールドを得ることができる。ここで逆方向に移動させるのは、投影光学系 14 が像を反転させるためである。

【0004】レチクルステージ 12 及びウェハステージ 15 は、レーザ測長器 17 及び 18 を用いて並進方向の位置が精密に計測される。また鉛直方向に関しては、フォーカス検出系 19 によりウェハ表面と露光像面との相対距離を検出し、得られたフォーカス計測値に基づいて、ウェハ表面を露光像面に一致させるように、ウェハステージ 15 を駆動する。スリットを通して照射される領域にてウェハ 15 表面が露光像面と一致する必要があり、従ってウェハステージ 15 は Z 方向（フォーカス）及びチルト方向（レベリング）に駆動されねばならない。これはスキャン露光装置の特徴のひとつであり、チップ内にてきめ細やかなフォーカス・レベリングが可能であるなどの利点につながっている。

【0005】

【発明が解決しようとする課題】スキャン露光装置においては、同期走査するレチクルステージ 12 とウェハステージ 15 との水平方向相対位置誤差、いわゆる同期誤差が露光性能に大きく関わるということが知られている。付け加えるならば、同期誤差のスリット内移動平均は露光される像のずれ、即ちディストーションに対応し、同じく移動標準偏差は像のコントラストに対応する。従って、微細化が進む半導体製造プロセスにあつては、この同期誤差を如何に小さくするかが 1 つの大きな技術的課題である。

【0006】一方、上述のようにスキャン露光中のフォーカス・レベリング駆動はスキャン露光装置において必要不可欠であるが、これらの駆動によりかえって同期誤差を劣化させることが多い。特にレベリング駆動は、ウェハステージ 15 にてスキャン駆動と共に行われるため、 ωx 方向駆動が y 方向に、あるいは ωy 方向駆動が X 方向にというように、他成分として同期誤差に影響を与えやすい。種々の制御技術を駆使することによって、他成分の影響を低減するよう制御補償器を設計するのは言うまでもないが、実際のフォーカス・レベリング駆動量は、露光すべきウェハの面精度やウェハを吸着保持するウェハチャックの平坦度に大きく依存しており、制御手法のみで全てカバーすることは困難である。

【0007】特にウェハの平坦度は、半導体製造プロセスあるいは生産ロットにより差があり、同じ露光装置を用いたとしても同期誤差が一定値以下となるよう管理することは極めて困難である。

【0008】また、スキャン露光装置における生産性は、スキャン速度を大きくするほど高められるが、この結果として、1 チップ内で駆動すべきレベリングの軌跡は高い周波数を持つことになる。一般にステージなどのアクチュエータ制御系では、周波数が高くなるに従って追従性能が劣化し、同時に他成分への影響も大きくな

ざるを得ない。従ってスキャン速度大とすれば、同じ平坦度のウェハを用いた場合であっても、同期精度は劣化することになる。

【0009】このように、スキャン速度は同期誤差なる指標を媒体として露光性能に大きな影響を与えるが、スキャン速度はレジスト感度や露光量などの要因から設定されるのが通常であり、同期誤差はいわば出なりの性能となってしまっていた。このため半導体製造プロセス条件の設定に時間がかかったり、ウェハの面精度の差により歩留まりを劣化させる要因となっていた。

【0010】そこで本発明は、ウェハ平坦度などの製造プロセス条件に対して最適な走査速度を設定することを可能とし、露光性能と生産性を高いレベルで両立させて歩留まりの良い露光を実現させる投影露光装置、投影露光方法、及び半導体装置の製造方法を提供することを目的とする。

【0011】更に本発明は、前記目的に加え、最適な走査速度を 1 回の露光毎に可変に設定することにより、装置の処理能力即ちスループットの低下を抑止し、像性能と生産性を共に向上させることを可能とし、高い歩留まりを実現させる投影露光装置、投影露光方法、及び半導体装置の製造方法を提供することを目的とする。

【0012】

【課題を解決するための手段】本発明の投影露光装置は、基板面に描画された所定パターンをウェハ面に露光して転写するものであつて、前記基板を保持し、走査方向に沿って走査する第 1 の駆動機構と、前記ウェハを保持し、走査方向に沿って走査する第 2 の駆動機構とを備え、前記第 1 及び第 2 の駆動機構を走査駆動し、前記ウェハ面形状に基いて前記第 1 の駆動機構と前記第 2 の駆動機構との相対位置偏差の期待値を算出して、前記期待値により走査露光時における前記第 1 及び第 2 の駆動機構の走査速度を 1 回の露光毎に可変に設定することを特徴とする。

【0013】本発明の投影露光装置は、基板面に描画された所定パターンをウェハ面に露光して転写するものであつて、前記基板を保持し、走査方向に沿って走査する第 1 の駆動機構と、前記ウェハを保持し、走査方向に沿って走査する第 2 の駆動機構とを備え、前記第 1 及び第 2 の駆動機構を走査駆動し、前記ウェハ面形状に基いて前記第 1 の駆動機構と前記第 2 の駆動機構との相対位置偏差の期待値を算出して、前記期待値により走査露光時における前記第 1 及び第 2 の駆動機構の走査速度を 1 回の露光毎に自動的に設定することを特徴とする。

【0014】本発明の投影露光装置の一態様では、前記ウェハ面形状は、実際の露光に先立って前記第 1 及び第 2 の駆動機構の走査駆動により計測されるものである。

【0015】本発明の投影露光装置の一態様では、前記ウェハ面形状に対するフォーカス及びレベリング計測を行い、当該計測結果を用いて前記相対位置偏差の期待値

を露出する。

【0016】本発明の投影露光装置の一態様では、露光に先立って前記走査駆動は、前記ウェハ1枚毎又は複数枚毎に行われる。

【0017】本発明の投影露光装置は、基板面に描画された所定パターンをウェハ面に露光して転写するものであって、前記基板を保持し、走査方向に沿って走査する第1の駆動機構と、前記ウェハを保持し、走査方向に沿って走査する第2の駆動機構と、前記第1及び第2の駆動機構を走査駆動し、前記ウェハ面形状に基いて前記第1の駆動機構と前記第2の駆動機構との相対位置偏差の期待値を算出する誤差推定器と、前記期待値により走査露光時における前記第1及び第2の駆動機構の走査速度を1回の露光毎に可変に設定する走査速度設定器とを備える。

【0018】本発明の投影露光装置は、基板面に描画された所定パターンをウェハ面に露光して転写するものであって、前記基板を保持し、走査方向に沿って走査する第1の駆動機構と、前記ウェハを保持し、走査方向に沿って走査する第2の駆動機構と、前記第1及び第2の駆動機構を走査駆動し、前記ウェハ面形状に基いて前記第1の駆動機構と前記第2の駆動機構との相対位置偏差の期待値を算出する誤差推定器と、前記期待値により走査露光時における前記第1及び第2の駆動機構の走査速度を1回の露光毎に自動的に設定する走査速度設定器とを備えることを特徴とする。

【0019】本発明の投影露光装置の一態様では、前記ウェハ面形状は、実際の露光に先立って前記第1及び第2の駆動機構の走査駆動により計測される。

【0020】本発明の投影露光装置の一態様では、前記誤差推定器は、前記ウェハ面形状に対するフォーカス及びレベリング計測を行い、当該計測結果を用いて前記相対位置偏差の期待値を算出する。

【0021】本発明の投影露光装置の一態様では、露光に先立って前記走査駆動は、前記ウェハ1枚毎又は複数枚毎に行われる。

【0022】本発明の投影露光方法は、基板面に描画された所定パターンをウェハ面に露光して転写する手法であって、前記基板を保持して走査方向に沿って走査する第1の駆動機構と、前記ウェハを保持して走査方向に沿って走査する第2の駆動機構とを駆動制御するに際して、前記第1及び第2の駆動機構を走査駆動し、前記ウェハ面形状に基いて前記第1の駆動機構と前記第2の駆動機構との相対位置偏差の期待値を算出して、前記期待値により走査露光時における前記第1及び第2の駆動機構の走査速度を1回の露光毎に可変に設定することを特徴とする。

【0023】本発明の投影露光方法は、基板面に描画された所定パターンをウェハ面に露光して転写する手法であって、前記基板を保持して走査方向に沿って走査する

第1の駆動機構と、前記ウェハを保持して走査方向に沿って走査する第2の駆動機構とを駆動制御するに際して、前記第1及び第2の駆動機構を走査駆動し、前記ウェハ面形状に基いて前記第1の駆動機構と前記第2の駆動機構との相対位置偏差の期待値を算出して、前記期待値により走査露光時における前記第1及び第2の駆動機構の走査速度を1回の露光毎に自動的に設定することを特徴とする。

【0024】本発明の投影露光方法の一態様では、前記ウェハ面形状を、実際の露光に先立って前記第1及び第2の駆動機構の走査駆動により計測する。

【0025】本発明の投影露光方法の一態様では、前記ウェハ面形状に対するフォーカス及びレベリング計測を行い、当該計測結果を用いて前記相対位置偏差の期待値を算出する。

【0026】本発明の投影露光方法の一態様では、露光に先立って前記走査駆動を、前記ウェハ1枚毎又は複数枚毎に行う。

【0027】本発明の投影露光方法は、基板面に描画された所定パターンをウェハ面に露光して転写する手法であって、前記基板を保持して走査方向に沿って走査する第1の駆動機構と、前記ウェハを保持して走査方向に沿って走査する第2の駆動機構とを駆動制御するに際して、前記第1及び第2の駆動機構を走査駆動し、前記ウェハ面形状に基いて前記第1の駆動機構と前記第2の駆動機構との相対位置偏差の期待値を算出する工程と、前記期待値により走査露光時における前記第1及び第2の駆動機構の走査速度を1回の露光毎に可変に設定する工程とを有することを特徴とする。

【0028】本発明の投影露光方法は、基板面に描画された所定パターンをウェハ面に露光して転写する手法であって、前記基板を保持して走査方向に沿って走査する第1の駆動機構と、前記ウェハを保持して走査方向に沿って走査する第2の駆動機構とを駆動制御するに際して、前記第1及び第2の駆動機構を走査駆動し、前記ウェハ面形状に基いて前記第1の駆動機構と前記第2の駆動機構との相対位置偏差の期待値を算出する工程と、前記期待値により走査露光時における前記第1及び第2の駆動機構の走査速度を1回の露光毎に自動的に設定する工程とを有することを特徴とする。

【0029】本発明の投影露光方法の一態様では、前記走査速度を1回の露光毎に自動的に設定する工程において、各露光における前記期待値と、実際の露光で得られた同期誤差との比較に基いて走査速度を設定する。

【0030】本発明の投影露光方法の一態様では、前記ウェハ面形状を、実際の露光に先立って前記第1及び第2の駆動機構の走査駆動により計測する。

【0031】本発明の投影露光方法の一態様では、前記ウェハ面形状に対するフォーカス及びレベリング計測を行い、当該計測結果を用いて前記相対位置偏差の期待値

を算出する。

【0032】本発明の投影露光方法の一態様では、露光に先立って前記走査駆動を、前記ウェハ1枚毎又は複数枚毎に行う。

【0033】本発明の投影露光装置は、基板面に描画された所定パターンをウェハ面に露光して転写するものであって、前記基板を保持し、走査方向に沿って走査する第1の駆動機構と、前記ウェハを保持し、走査方向に沿って走査する第2の駆動機構とを備え、走査露光前に前記第1及び第2の駆動機構を走査駆動し、その計測結果を用いて走査露光時における前記第1の駆動機構と前記第2の駆動機構との相対位置偏差を予測することを特徴とする。

【0034】本発明の投影露光装置の一態様において、前記相対位置偏差の予測結果に基づき、前記第1及び第2の駆動機構の走査制御を行なう。

【0035】本発明の投影露光装置の一態様において、前記走査駆動によりフォーカス及びレベリング計測を行い、当該計測結果を用いて前記相対位置偏差を予測する。

【0036】本発明の投影露光装置の一態様において、前記走査駆動は、前記ウェハ1枚毎又は複数枚毎に行われる。

【0037】本発明の投影露光装置は、基板面に描画された所定パターンをウェハ面に露光して転写するものであって、前記基板を保持し、走査方向に沿って走査する第1の駆動機構と、前記ウェハを保持し、走査方向に沿って走査する第2の駆動機構と、走査露光前に前記第1及び第2の駆動機構を走査駆動し、その計測結果を用いて走査露光時における前記第1の駆動機構と前記第2の駆動機構との相対位置誤差を推定する誤差推定器と、前記誤差推定器により推定された前記相対位置誤差の偏差を、所定の各走査速度に対応して算出する走査速度算出手段とを備えることを特徴とする。

【0038】本発明の投影露光装置の一態様は、前記各走査速度及びそれに対応して前記走査速度算出手段により算出された前記偏差に基づき、前記第1及び第2の駆動機構の走査制御を行なう。

【0039】本発明の投影露光装置の一態様は、前記偏差が算出された前記各走査速度のうちから最適の走査速度を選択し、当該走査速度に基づいて前記第1及び第2の駆動機構の走査制御を行なう。

【0040】本発明の投影露光装置の一態様において、前記誤差推定器は、前記走査駆動によりフォーカス及びレベリング計測を行い、当該計測結果を用いて前記相対位置誤差を予測する。

【0041】本発明の投影露光装置の一態様において、前記誤差推定器による前記走査駆動は、前記ウェハ1枚毎又は複数枚毎に行われる。

【0042】本発明の投影露光方法は、基板面に描画さ

れた所定パターンをウェハ面に露光して転写する方法であって、前記基板を保持して走査方向に沿って走査する第1の駆動機構と、前記ウェハを保持して走査方向に沿って走査する第2の駆動機構とを駆動制御するに際して、走査露光前に前記第1及び第2の駆動機構を走査駆動し、その計測結果を用いて走査露光時における前記第1の駆動機構と前記第2の駆動機構との相対位置偏差を予測することを特徴とする。

【0043】本発明の投影露光方法の一態様は、前記相対位置偏差の予測結果に基づき、前記第1及び第2の駆動機構の走査制御を行なう。

【0044】本発明の投影露光方法の一態様は、前記走査駆動によりフォーカス及びレベリング計測を行い、当該計測結果を用いて前記相対位置偏差を予測する。

【0045】本発明の投影露光方法の一態様において、前記走査駆動は、前記ウェハ1枚毎又は複数枚毎に行われる。

【0046】本発明の投影露光方法は、基板面に描画された所定パターンをウェハ面に露光して転写する方法であって、前記基板を保持して走査方向に沿って走査する第1の駆動機構と、前記ウェハを保持して走査方向に沿って走査する第2の駆動機構とを駆動制御するに際して、走査露光前に前記第1及び第2の駆動機構を走査駆動し、その計測結果を用いて走査露光時における前記第1の駆動機構と前記第2の駆動機構との相対位置誤差を推定する工程と、前記誤差推定器により推定された前記相対位置誤差の偏差を、所定の各走査速度に対応して算出する工程とを有することを特徴とする。

【0047】本発明の投影露光方法の一態様は、前記各走査速度及びそれに対応して算出された前記偏差に基づき、前記第1及び第2の駆動機構の走査制御を行なう。

【0048】本発明の投影露光方法の一態様は、前記偏差が算出された前記各走査速度のうちから最適の走査速度を選択し、当該走査速度に基づいて前記第1及び第2の駆動機構の走査制御を行なう。

【0049】本発明の投影露光方法の一態様は、前記走査駆動によりフォーカス及びレベリング計測を行い、当該計測結果を用いて前記相対位置誤差を予測する。

【0050】本発明の投影露光方法の一態様において、前記走査駆動は、前記ウェハ1枚毎又は複数枚毎に行われる。

【0051】本発明の半導体装置の製造方法は、ウェハ面に感光材料を塗布するステップと、前記投影露光方法の各工程により、前記感光材料が塗布された前記ウェハ面に所定パターンの露光を行うステップと、前記所定パターンの露光が行われた前記感光材料を現像するステップとを備えることを特徴とする。

【0052】本発明の記憶媒体は、前記投影露光方法の各工程を実行させるためのプログラムをコンピュータ読み取り可能に格納している。

【0053】本発明の記憶媒体は、前記半導体装置の製造方法の各ステップを実行させるためのプログラムをコンピュータ読み取り可能に格納している。

【0054】

【作用】本発明の投影露光装置においては、レジスト感度や露光量などのパラメータに加え、第1の駆動機構と第2の駆動機構との相対位置偏差を制約条件として走査速度を規定する。これにより、第1の駆動機構と第2の駆動機構との同期精度が、選択される走査速度の判断基準の一つとされ、当該露光プロセスに見合った最適な走査速度を選択することが可能となり、露光性能を高水準に維持するとともに最大の生産性を得ることができる。

【0055】更に本発明の投影露光装置においては、前記走査速度の規定を1回の露光毎に可変（自動的）に行なうことにより、各露光毎にそれぞれ最適な走査速度を設定することができ、所期の同期精度とともに与えられた条件に対応した最大のスループットを得ることが可能となる。

【0056】

【発明の実施の形態】以下、本発明を適用した諸実施形態について図面を参照しながら詳細に説明する。

【0057】（第1の実施形態）図1は、本発明による第1の実施形態のスキヤン露光装置の概略構成を示すブロック図である。図1において、1は第2の駆動機構としてのレチクルステージ、2は第1の駆動機構としてのウェハステージであり、両者が同期走査する。3はフォーカス検出系であり、スキヤンするウェハ表面と像面との相対距離をチップ内にて多点計測する。4はレチクルステージ1及びウェハステージ2の制御を司るステージ制御系であり、同期制御部もこれに含まれる。5は同期誤差推定器、6はスキヤン速度設定器である。同期誤差推定器5及びスキヤン速度設定器6を含むシステムコントローラ7にて、スキヤン速度及びその他の露光条件等を設定し、コンソール8がオペレータとのユーザインターフェースを受け持つ。

【0058】以下、図2のフローチャートに従って本実施形態のスキヤン露光装置の機能と共にスキヤン露光方法について説明する。

【0059】ステップS1～S5：実露光に先立って、ウェハ上の全ショットにてスキヤン動作を行う。ここではフォーカス駆動を行わず、フォーカス計測のみを行い、ショット内複数点でのフォーカス計測値を得る。この時、ウェハステージとレチクルステージの相対位置誤差より、同期精度、更にはその移動平均・移動標準偏差を求めておく。

【0060】ステップS6～S8：S1～S5にて得られたフォーカス計測値より、ショット内のウェハ面形状を求める。このとき、例えば特開平09-045608号公報に開示されている手法を用いて、既に露光されたレジスト段差を除去することにより、更に正確にウェハ

面形状を求めることができる。

【0061】続いて、ステップS6で得られたウェハ面形状より、この形状に対するフォーカス・レベリング軌道を求める。

【0062】ステップS9、S10：同期誤差推定器5により、ステップS7で得られた駆動軌道を用いた場合のレチクルステージとウェハステージ2との相対位置誤差を推定し、更に同期誤差の移動平均・移動標準偏差の期待値を、代表的なスキヤン速度複数通りに対してそれぞれ求める。

【0063】ステップS11：コンソール8において、プロセスに見合った同期誤差のしきい値が予め与えられている。スキヤン速度設定器6により、このしきい値を満たす最大スキヤン速度を各露光（ショット）毎に求め、それに応じた露光量等を再設定する。

【0064】ステップS12：ステップS11で設定された条件にてスキヤン露光動作を開始する。コンソール8には、実際に設定された1ショット毎のスキヤン速度が表示される。

【0065】ステップS1～S5におけるサンプルショットスキヤン動作は、1ウェハ毎に行っても良いし、複数ウェハに1回あるいは1ロット毎に1回など、自由に設定できる。

【0066】ステップS9～S11について更に詳細に説明する。一般的に、例えばステージをチルト駆動したときの並進方向への影響のようないわゆる他成分への影響は、チルト方向に加振した時の加振入力から並進方向の制御偏差までの伝達特性、即ち周波数特性 $G(s)$ として規定することができる。更にこの特性は、通常、図3に示すような低域微分・高域積分特性を示す。周波数特性はステージユニット特有のものであり、FFTアナライザもしくはそれに準ずる周波数解析計算により、極めて精度良く求めることが可能である。従って、この特性を予め求めておき、これにステップS7で求めたフォーカス・レベリング軌道を入力した場合の出力、即ち並進方向制御偏差を、図4に示すブロック線図の順序に従って正確に計算することができる。フォーカス・レベリング軌道はウェハ表面形状により規定されるものであり、その形状は各スキヤン速度に対して同一であるから、スキヤン速度に比例してその時間軸が変わるだけで常に相似形である。従って、各スキヤン速度における制御偏差を、同じ手順の繰り返しで求めることができる。ここではチルト駆動した場合について述べたが、フォーカス駆動した場合についても同様の手順で求められるのは言うまでもない。フォーカス・レベリング駆動した時の制御偏差の期待値が得られれば、ステップS1～S5で得られた、フォーカス・レベリング駆動の無い状態での同期誤差に対して劣化する分として加味することで、実露光時での同期精度の期待値を求めることができる。

【0067】この結果、各スキヤン速度に対する同期誤

差を正確に予想することが可能となる。ステップS 1 1において、設定した同期精度しきい値を満たす最大スキャン速度を1ショット毎に可変設定できるため、与えられた条件に対応した最大のスループットを得ることができる。

【0068】この様子を図示すると図5のようになる。このように、スキャン速度に対して得られる同期誤差は単調増加傾向を示す。従って、半導体製造プロセスにおいて必要とされる同期精度のしきい値を設定すれば、これを満たす最大のスキャン速度Vを選択できることになる。

【0069】以上説明したように、第1の実施形態のスキャン露光装置によれば、ウェハ平坦度などの製造プロセス条件に対して最適なスキャン速度を設定することを可能とし、露光性能と生産性を高いレベルで両立させて歩留まりの良い露光を実現させることができる。

【0070】更に本実施形態によれば、最適な走査速度を1回の露光毎に可変に設定することにより、装置の処理能力即ちスループットの低下を抑止し、像性能と生産性を共に向上させることを可能とし、高い歩留まりを実現させることができる。

【0071】次に、図2を用いて説明した投影露光装置を利用した半導体装置（半導体デバイス）の製造方法の一例を説明する。

【0072】図6は、半導体デバイス（ICやLSI等の半導体チップ、あるいは液晶パネルやCCD等）の製造工程のフローを示す。先ず、ステップ1（回路設計）では半導体デバイスの回路設計を行なう。ステップ2

（マスク製作）では設計した回路パターンを形成したマスクを製作する。一方、ステップ3（ウェハ製造）ではシリコン等の材料を用いてウェハを製造する。ステップ4（ウェハプロセス）は前工程と称され、上記の如く用意したマスクとウェハを用いて、フォトリソグラフィ技術によってウェハ上に実際の回路を形成する。次のステップ5（組み立て）は後工程と称され、ステップ4によって作製されたウェハを用いて半導体チップ化する工程であり、アッセンブリ工程（ダイシング、ボンディング）、パッケージング工程（チップ封入）等の工程を含む。ステップ6（検査）ではステップ5で作製された半導体デバイスの動作確認テスト、耐久性テスト等の検査を行う。こうした工程を経て半導体デバイスが完成し、これが出荷（ステップ7）される。

【0073】図7は前記ウェハプロセスの詳細なフローを示す。ステップ11（酸化）ではウェハの表面を酸化させる。ステップ12（CVD）ではウェハ表面に絶縁膜を形成する。ステップ13（電極形成）ではウェハ上に電極を蒸着によって形成する。ステップ14（イオン打込み）ではウェハにイオンを打ち込む。ステップ15（レジスト処理）ではウェハに感光剤を塗布する。ステップ16（露光）では上述したスキャン露光装置によつ

てマスクの回路パターンをウェハに焼付露光する。ステップ17（現像）では露光したウェハを現像する。ステップ18（エッチング）では現像したレジスト像以外の部分を削り取る。ステップ19（レジスト剥離）ではエッチングが終了して不要となったレジストを除去する。これらのステップを繰り返すことによって、ウェハ上に多重に回路パターンが形成される。

【0074】この製造方法を用いれば、スキャン露光装置の奏する諸効果と相まって、従来は製造が難しかった高集積度の半導体デバイスを歩留まり良く容易且つ確実に製造することができる。

【0075】（第2の実施形態）続いて、本発明の第2の実施形態について説明する。ここでは、第1に実施形態で述べた露光方法に学習的な機能を奏するステップS 13を付加する。

【0076】ステップS 12'：ステップS 11で設定された条件にてスキャン露光動作を開始する。コンソール8には、実際に設定された1ショット毎のスキャン速度が表示され、同時に実際に露光した時の同期誤差をショット毎に記録する。

【0077】ステップS 13：1回のウェハ処理が完了した時点で、各ショットにおいて露光前に計算した同期誤差の期待値と、実際に露光して得られた同期誤差とを比較する。期待値を下回った場合には、それに見合う分だけスキャン速度を上げ、期待値より劣化した場合にはスキャン速度を下げるような設定を、次のウェハ処理において行う。

【0078】このような学習機能を具備することにより、ロット先頭のウェハにて1度スキャン速度設定をしておけば、複数枚のウェハ処理を行なえば、ほぼ最適値に漸近してゆくことになる。

【0079】あるいは、まず保守的なスキャン速度を設定しておき、ステップS 1～S 5に相当する前処理を省いて実露光を開始し、その後、前記学習機能によって自動的にスキャン速度を更新していくことも可能である。

【0080】第2の実施形態によれば、第1の実施形態の奏する諸効果に加え、露光性能を維持しながら最大の生産性を極めて効率良く得ることが可能となる。

【0081】（第3の実施形態）前述のように、同期精度は水平方向のステージ相対位置であり、第1の実施形態においてはこれに着目しているが、同様の考え方を垂直方向にも適用することができる。フォーカス・レベリング駆動を行なった際に垂直方向に現れる制御偏差は、露光される像のコントラストを規定することが知られており、やはり半導体製造プロセスにおける着目線幅等によってその許容値が規定されるからである。

【0082】このためには、第1の実施形態で述べたように、フォーカス・レベリング軌道から同期精度の期待値を図4の伝達特性から求めるのと同様にして、フォーカス・レベリング軌道からZ方向の制御偏差を同様の手

法で求め、プロセスで規定されるしきい値を満足するようなスキャン速度を設定すれば良いわけであり、その詳細は第1の実施形態から容易に導出できる。

【0083】第3の実施形態のスキャン露光装置によれば、第1の実施形態と同様に、ウェハ平坦度などの製造プロセス条件に対して最適なスキャン速度を設定することを可能とし、露光性能と生産性を高いレベルで両立させて歩留まりの良い露光を実現させることができる。

【0084】更に本実施形態によれば、最適な走査速度を1回の露光毎に可変に設定することにより、装置の処理能力即ちスループットの低下を抑止し、像性能と生産性を共に向上させることを可能とし、高い歩留まりを実現させることができる。

【0085】(第4の実施形態)図8は、本発明による第4の実施形態のスキャン露光装置の概略構成を示すブロック図である。図8において、31は第2の駆動機構としてのレチクルステージ、32は第1の駆動機構としてのウェハステージであり、両者が同期走査する。33はフォーカス検出系であり、スキャンするウェハ表面と像面との相対距離をチップ内にて多点計測する。34はレチクルステージ31及びウェハステージ32の制御を司るステージ制御系であり、同期制御部もこれに含まれる。35は同期誤差推定器、36はスキャン速度算出器である。同期誤差推定器35及びスキャン速度算出器36を含むシステムコントローラ37にて、スキャン速度及びその他の露光条件等を設定し、コンソール38がオペレータとのユーザインターフェースを受け持つ。

【0086】以下、図9のフローチャートに従って本実施形態のスキャン露光装置の機能と共にスキャン露光方法について説明する。

【0087】ステップS31～S35：実露光に先立って、ウェハ上の複数ショット(サンプルショット)に着目してスキャン動作を行う。ここではフォーカス駆動を行わず、フォーカス計測のみを行い、ショット内複数点でのフォーカス計測値を得る。この時、ウェハステージとレチクルステージの相対位置誤差より、同期精度、更にはその移動平均・標準偏差を求めておく。

【0088】ステップS36～S38：S31～S35にて得られたフォーカス計測値より、ショット内のウェハ面形状を求める。このとき、例えば特開平09-045608号公報に開示されている手法を用いて、既に露光されたレジスト段差を除去することにより、更に正確にウェハ面形状を求めることができる。

【0089】続いて、ステップS36で得られたウェハ面形状より、この形状に対するフォーカス・レベリング軌道を求める。

【0090】ステップS39～S41：同期誤差推定器35により、ステップS7で得られた駆動軌道を用いた場合のレチクルステージとウェハステージ2との相対位置誤差を推定し、更にスキャン速度算出器36により、

同期誤差の移動平均・移動標準偏差の期待値を、代表的なスキャン速度複数通りに対してそれぞれ求める。

【0091】ステップS42：ステップS39～S41による算出結果をコンソール38に表示する。スキャン速度と、その場合に得られる同期誤差の期待値を基に、オペレータが当該プロセスにマッチしたスキャン速度を選択する。選択されたスキャン速度より、露光量などを設定した後、スキャン露光動作を開始する。

【0092】ステップS31～S35におけるサンプルショットスキャン動作は、1ウェハ毎に行っても良いし、複数ウェハに1回あるいは1ロット毎に1回など、自由に設定できる。

【0093】なお、ステップS39～S41については、第1の実施形態で図3、図4を用いた説明と同様に、例えばステージをチルト駆動したときの並進方向への影響のようないわゆる他成分への影響を、チルト方向に加振した時の加振入力から並進方向の制御偏差までの伝達特性、即ち図3の周波数特性 $G(s)$ として規定し、この特性を予め求めておき、これにステップS7で求めたフォーカス・レベリング軌道を入力した場合の出力、即ち並進方向制御偏差を、図4に示すブロック線図の順序に従って正確に計算することができる。

【0094】この結果、各スキャン速度に対する同期誤差を正確に予想することが可能となる。ステップS12でのスキャン速度の選択は、例えば露光線幅などの条件を鑑みて細い線幅の場合は同期誤差がより小さくなるようなスキャン速度を選択するなど、自由度が高くかつきめ細かな設定が可能となり、プロセス条件に良く適合した露光を行うことができる。

【0095】以上説明したように、本実施形態のスキャン露光装置によれば、ウェハ平坦度などの製造プロセス条件に対して最適なスキャン速度を設定することを可能とし、露光性能と生産性を高いレベルで両立させて歩留まりの良い露光を実現させることができる。

【0096】更に、第1の実施形態で図6、図7を用いた説明と同様に、図8の投影露光装置を利用して半導体装置(半導体デバイス)を製造することにより、スキャン露光装置の奏する諸効果と相まって、従来は製造が難しかった高集積度の半導体デバイスを歩留まり良く容易且つ確実に製造することができる。

【0097】(第5の実施形態)続いて、本発明の第5の実施形態について説明する。ここでは、第4の実施形態で述べた露光方法のステップS42において、オペレータによる速度設定に替わり、これを自動的に行う。各露光ロットに対して必要な同期精度をしきい値として予め設定しておき、第4の実施形態で説明した同期精度予測を行った後、設定された同期精度しきい値を満足するようなスキャン速度のうち最も大きいものを自動的に選択するように、図8のシステムコントローラ37を構成すれば良い。これにより、第4の実施形態の奏する諸効

果に加え、露光性能を維持しながら最大の生産性を極めて効率良く得ることが可能となる。

【0098】なお、各実施形態において説明したスキャン露光装置の機能を実現するように、各種のデバイスを動作させるためのプログラムコード自体及びそのプログラムコードをコンピュータに供給するための手段や、スキャン露光方法の各ステップ（例えば図2のステップS1～ステップS12、図9のステップS31～ステップS42）、及び半導体装置の製造方法の各ステップ（例えば図6のステップ1～ステップ7、図7のステップ11～ステップ19）等を実現するためのプログラムコード自体及びそのプログラムコードをコンピュータに供給するための手段、例えば、かかるプログラムコードを格納した記憶媒体は本発明の範疇に属する。

【0099】またこの場合、所定の記憶再生装置により、記憶媒体に格納されているプログラムコードが読み出され、EEPROMが動作する。かかるプログラムコードを記憶する記憶媒体としては、例えばフロッピー（登録商標）ディスク、ハードディスク、光ディスク、光磁気ディスク、CD-ROM、磁気テープ、不揮発性のメモ리카ード、ROM等を用いることができる。

【0100】また、コンピュータが供給されたプログラムコードを実行することにより、本実施形態の機能が実現されるだけでなく、そのプログラムコードがコンピュータにおいて稼働しているOS（オペレーティングシステム）或いは他のアプリケーションソフト等と共同して本実施形態の機能が実現される場合にもかかるプログラムコードは本発明に含まれる。

【0101】更に、供給されたプログラムコードがコンピュータの機能拡張ボードやコンピュータに接続された機能拡張ユニットに備わるメモリに格納された後、そのプログラムコードの指示に基づいてその機能拡張ボードや機能拡張ユニットに備わるCPU等が実際の処理の一部または全部を行い、その処理によって本実施形態の機能が実現されるシステムも本発明に含まれる。

【0102】

【発明の効果】本発明によれば、ウェハ平坦度などの製*

*造プロセス条件に対して最適なスキャン速度を設定することを可能とし、露光性能と生産性を高いレベルで両立させて歩留まりの良い露光を実現することができる。

【0103】更に本発明によれば、最適な走査速度を1回の露光毎に可変に設定することにより、装置の処理能力即ちスループットの低下を抑止し、像性能と生産性を共に向上させることを可能とし、高い歩留まりを実現することができる。

【図面の簡単な説明】

【図1】第1の実施形態のスキャン露光装置の概略構成を示すブロック図である。

【図2】第1の実施形態のスキャン露光装置の機能と共にスキャン露光方法を示すフローチャートである。

【図3】周波数特性 $G(s)$ を示す特性図である。

【図4】並進方向制御偏差を算出するための順序を示す線ブロック図である。

【図5】スキャン速度と同期誤差との関係を示す特性図である。

【図6】本発明に係るスキャン露光装置を用いた半導体デバイスの製造工程を示すフローチャートである。

【図7】図6の工程中のウェハプロセスを更に詳細に示すフローチャートである。

【図8】第4の実施形態のスキャン露光装置の概略構成を示すブロック図である。

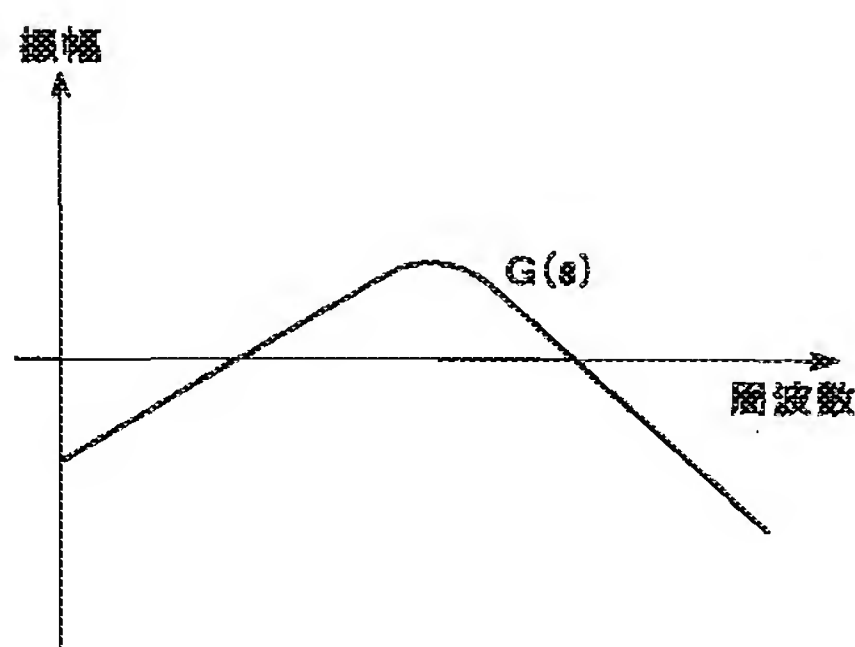
【図9】第4の実施形態のスキャン露光装置の機能と共にスキャン露光方法を示すフローチャートである。

【図10】従来のスキャン露光装置の主要構成を示す概略図である。

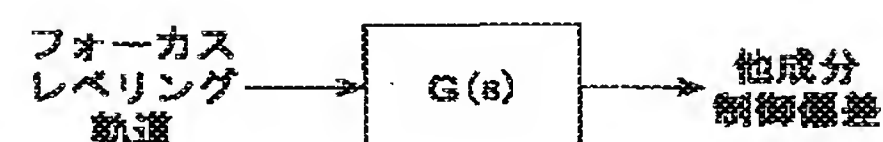
【符号の説明】

- 1, 31…レチクルステージ
- 2, 32…ウェハステージ
- 3, 33…フォーカス検出系
- 4, 34…ステージ制御系
- 5, 35…同期誤差推定器
- 6, 36…スキャン速度算出手段
- 7, 37…システムコントローラ
- 8, 38…コンソール

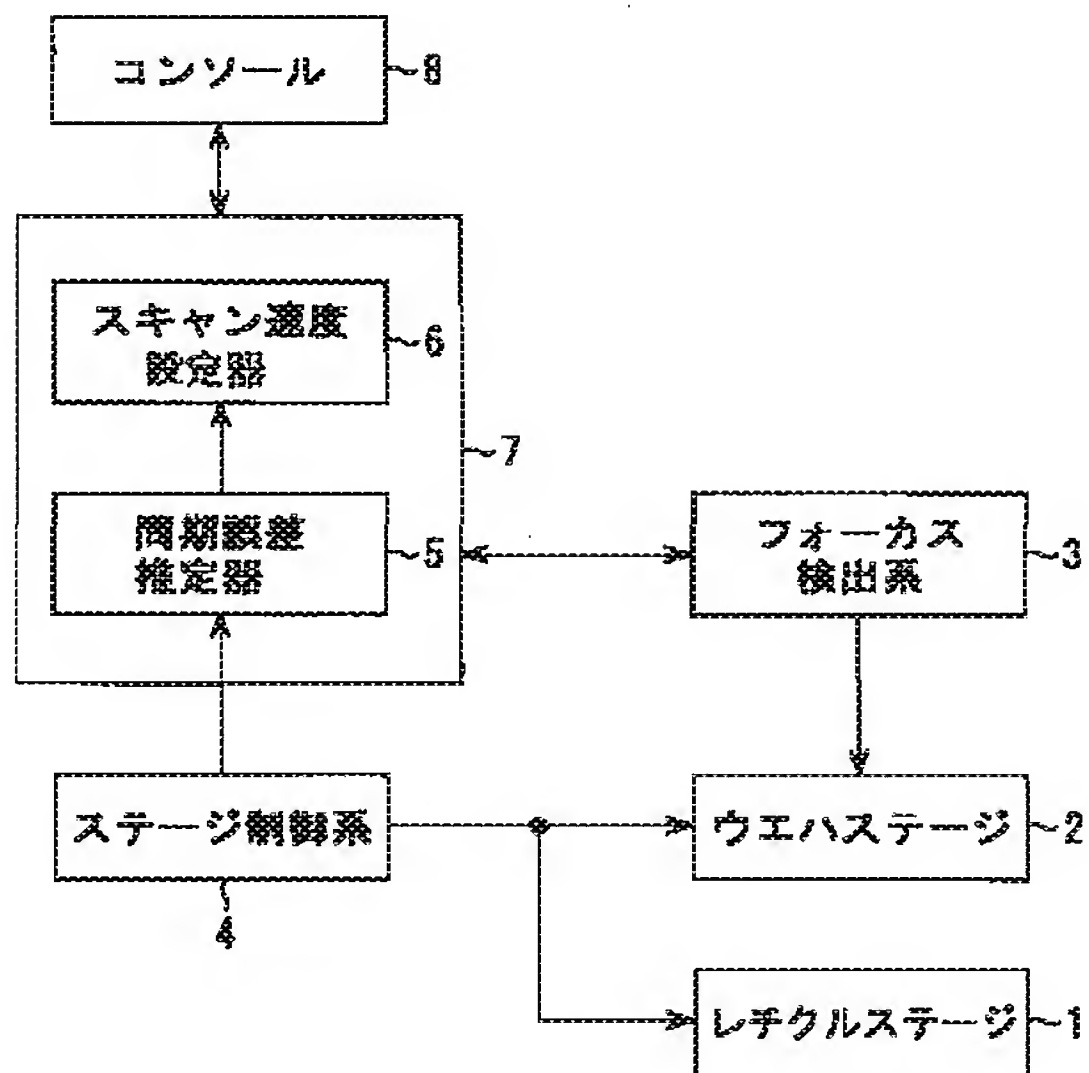
【図3】



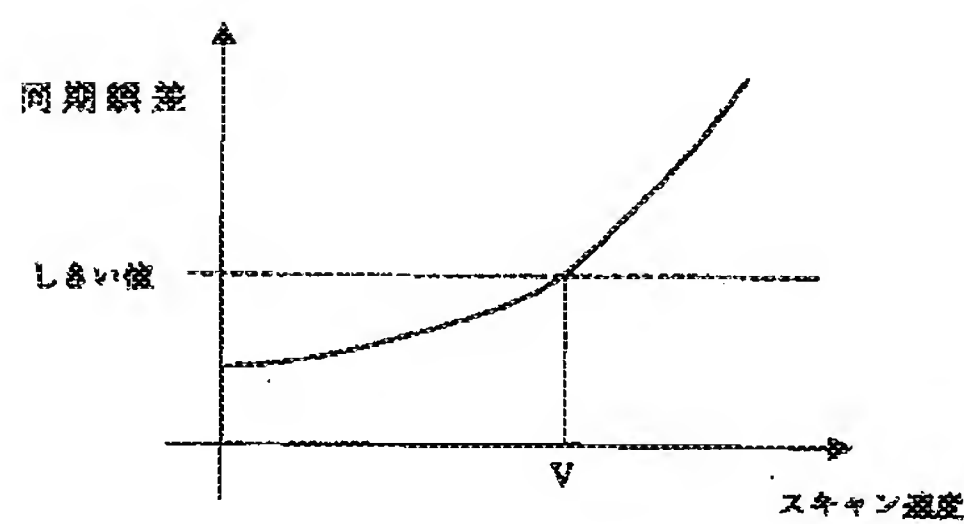
【図4】



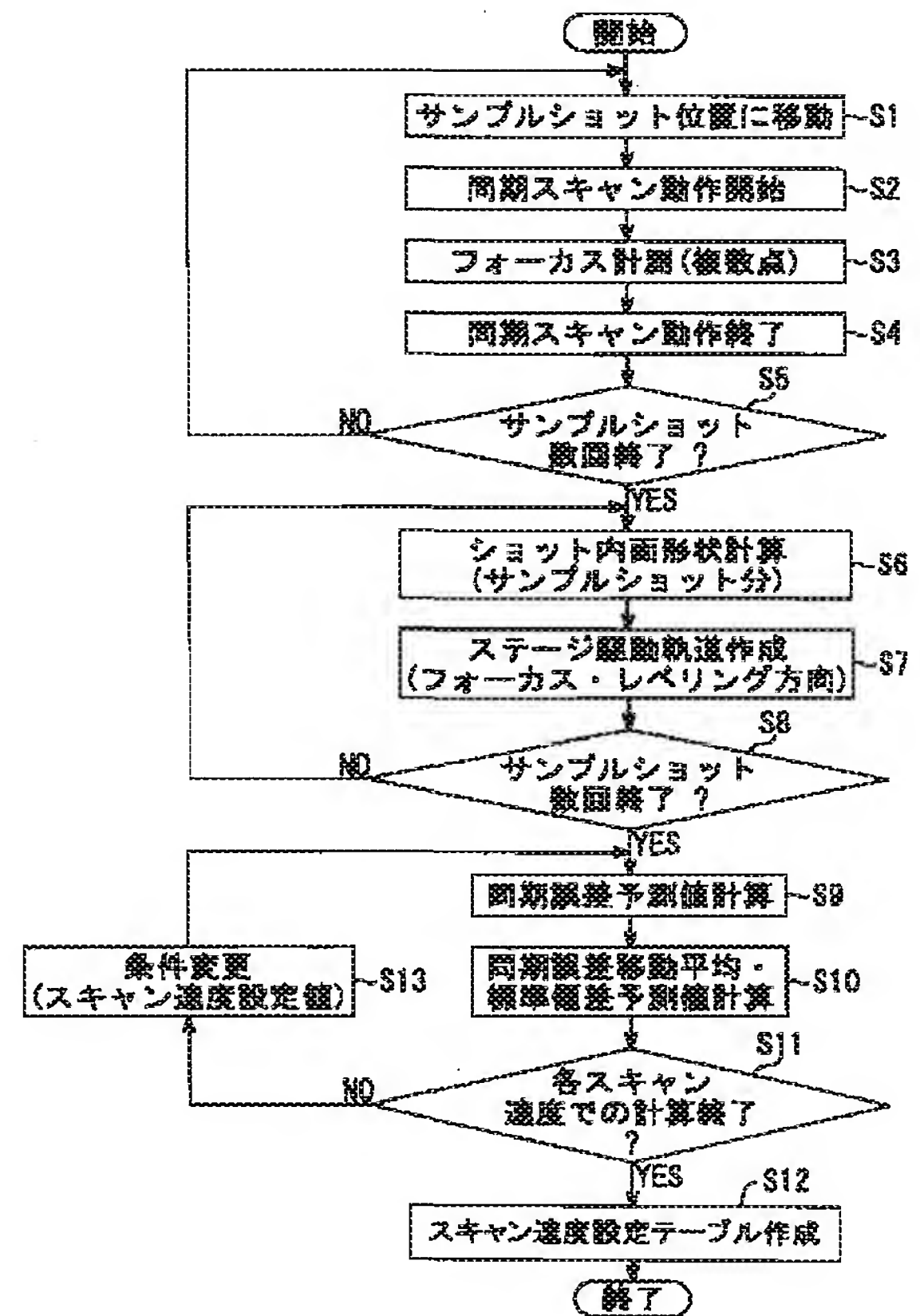
【図1】



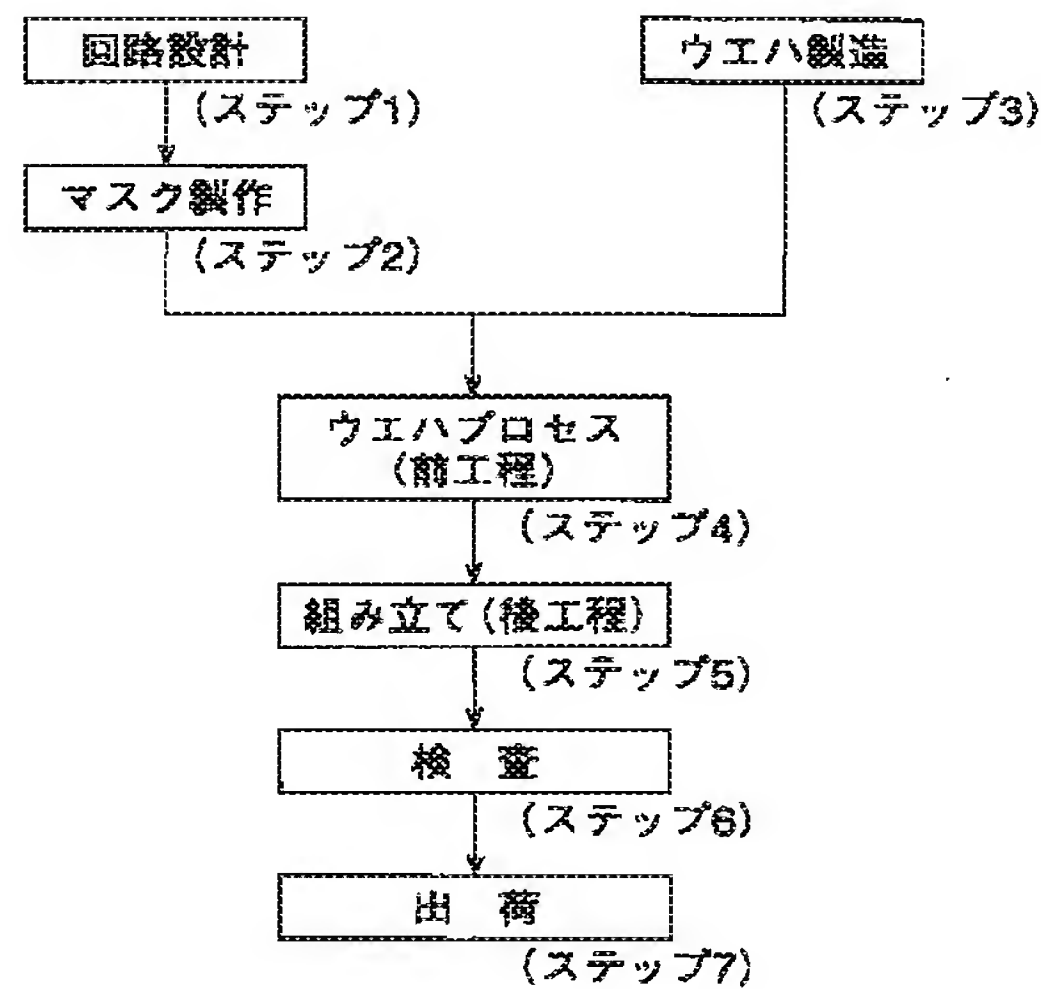
【図5】



【図2】

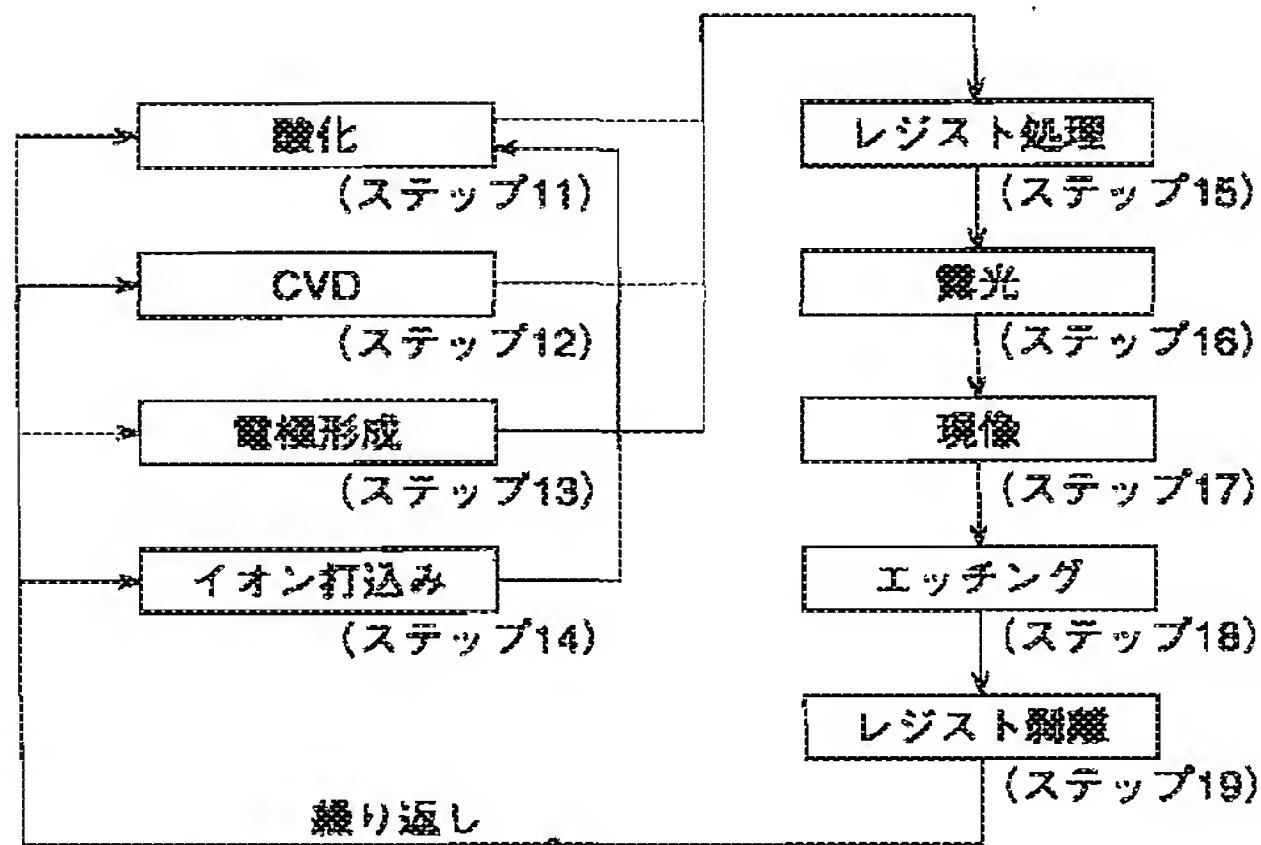


【図6】



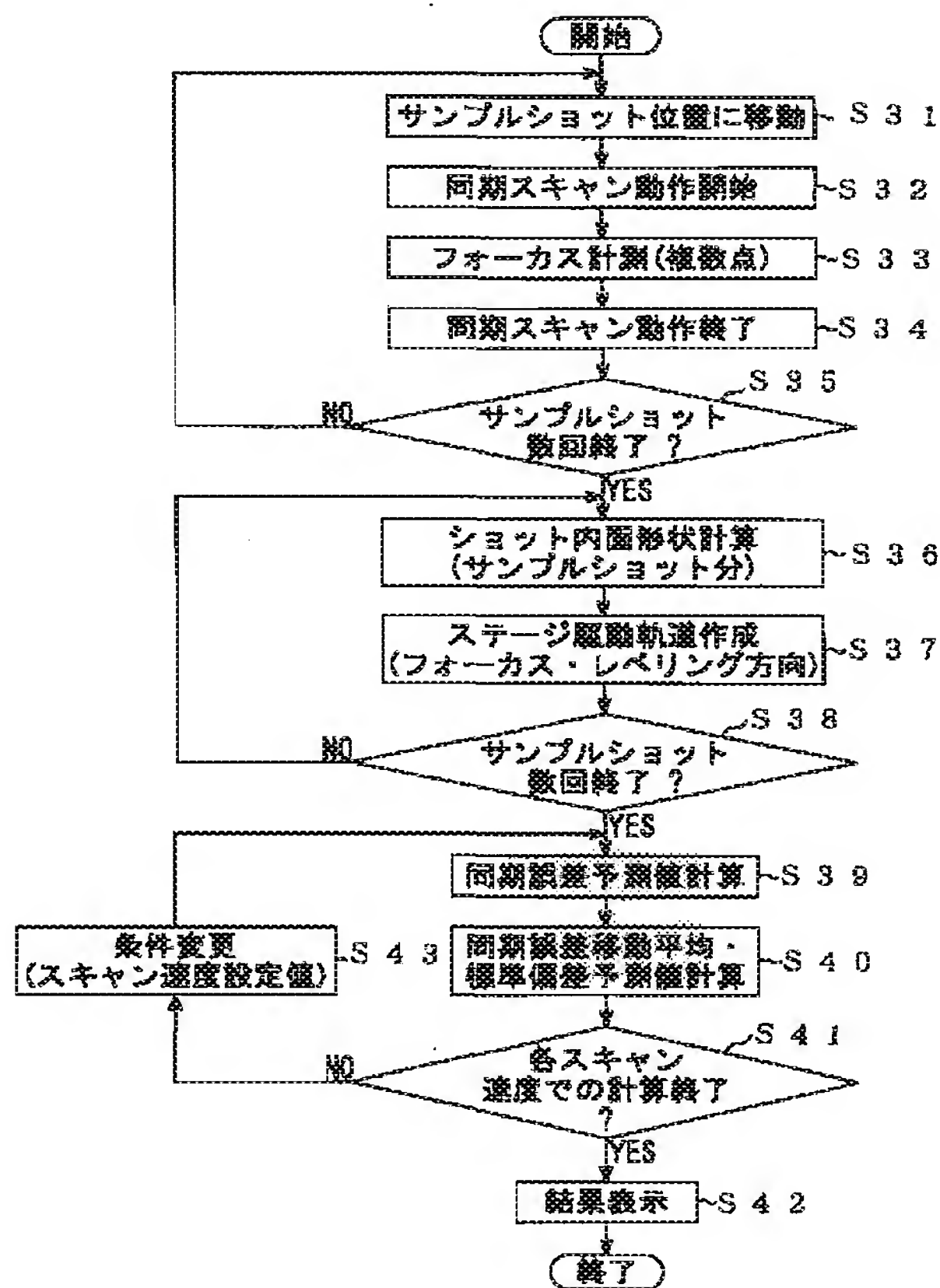
半導体デバイス製造フロー

【図7】

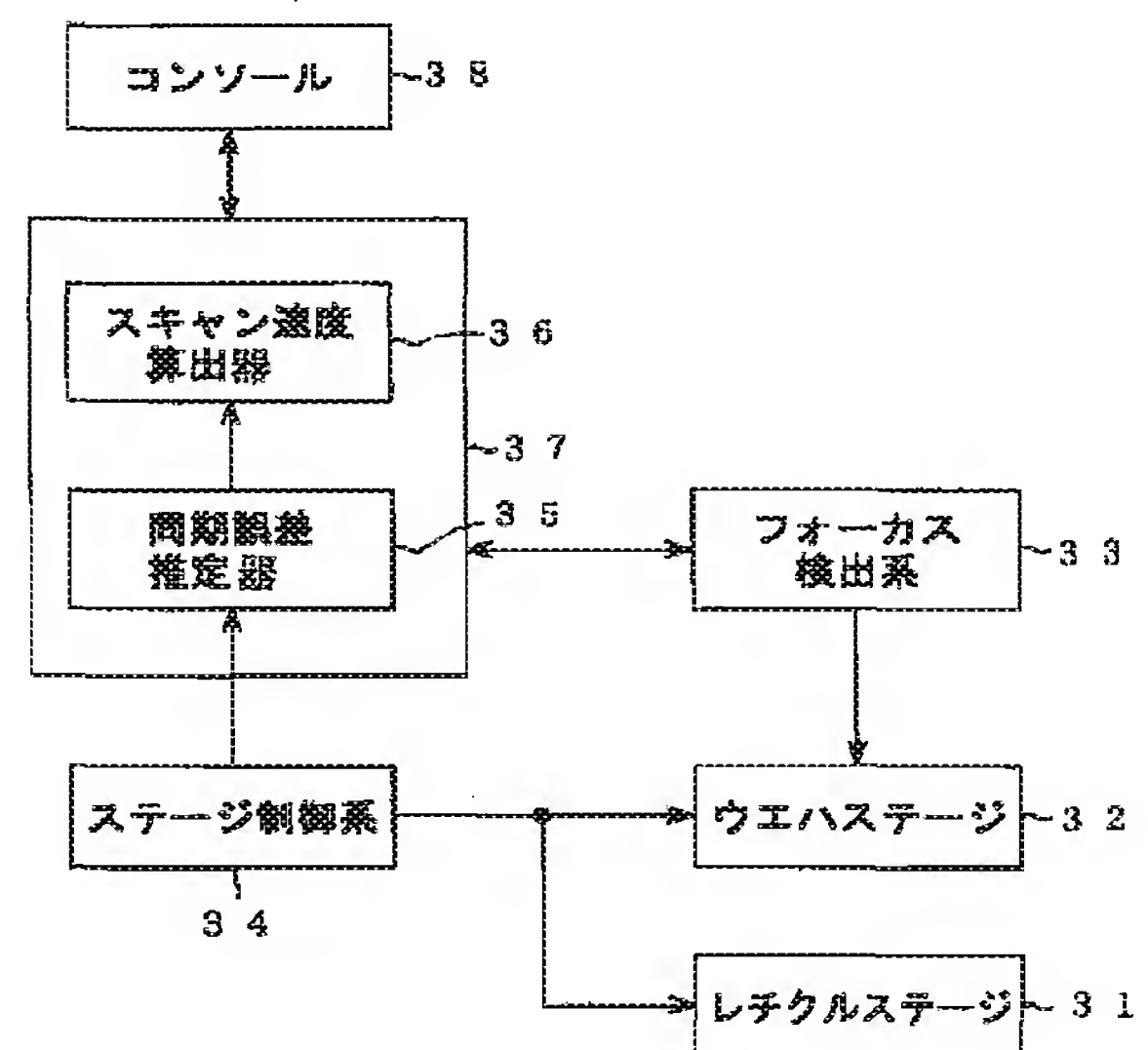


ウエハプロセス

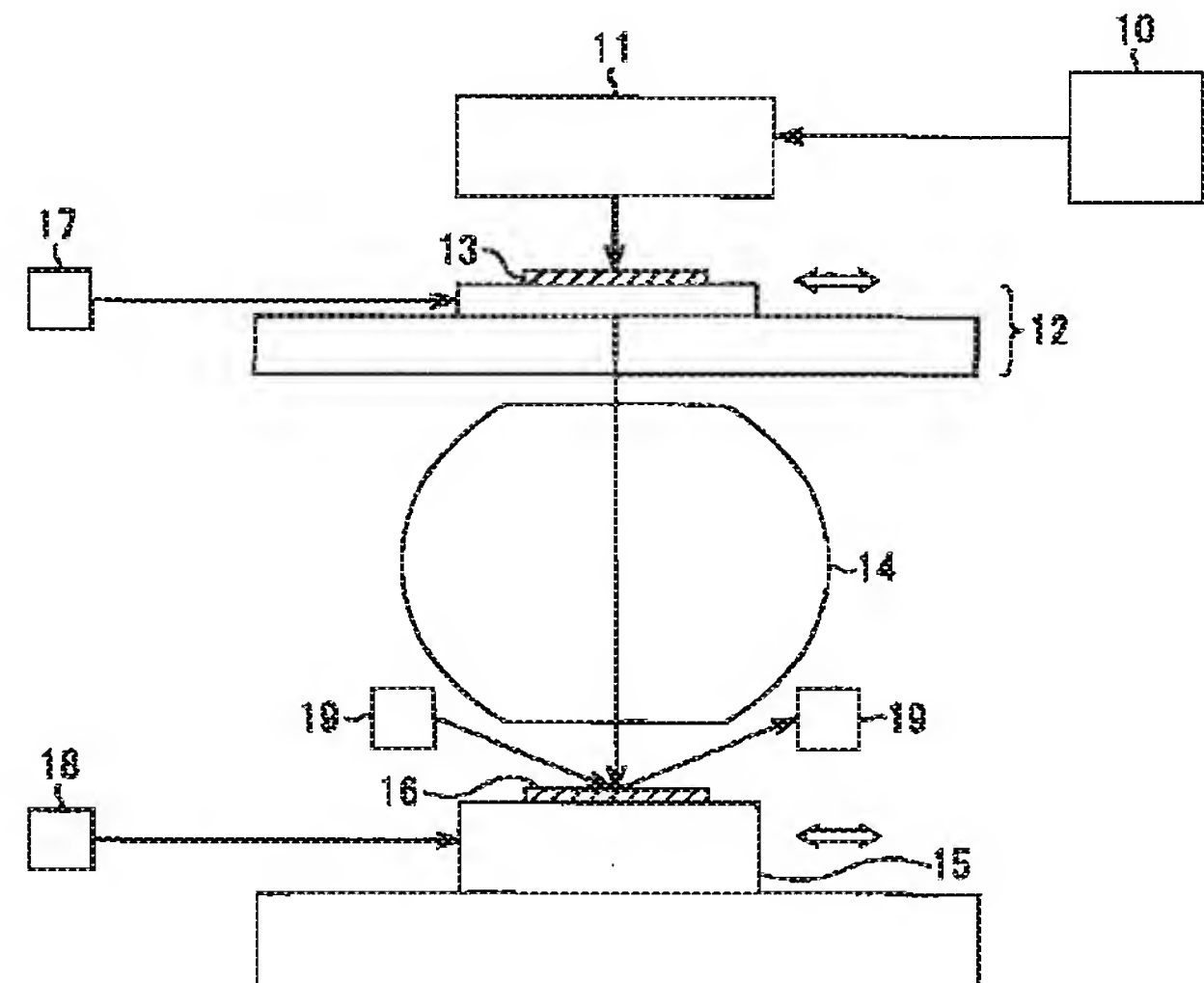
【図9】



【図8】



【図10】



(14)

特開2001-223157

フロントページの続き

(51) Int. Cl. ⁷

識別記号

F I
H O 1 L 21/30

テーマコード (参考)

5 2 6 B